

使用手冊

目錄

1. 開啟電路設計平台	2
1) 單擊 BJT_Amp_menu_DP26.exe，開啟後畫面如下:.....	2
2) 左半圖選擇:.....	3
3) 右半圖按鍵:.....	4
4) 電路架構選單:.....	5
2. 開啟電路設計平台頁面，自動載入電路範例檔案:.....	8
3. 選擇 BJT 元件目錄.....	9
4. 選擇電路範例檔案或是其他電路檔案	10
5. 執行.....	11
6. Q-point 設定操作及存檔	17
7. 其他電路設計頁面使用:	22

1. 開啟電路設計平台

1) 單擊 BJT_Amp_menu_DP26.exe，開啟後畫面如下：

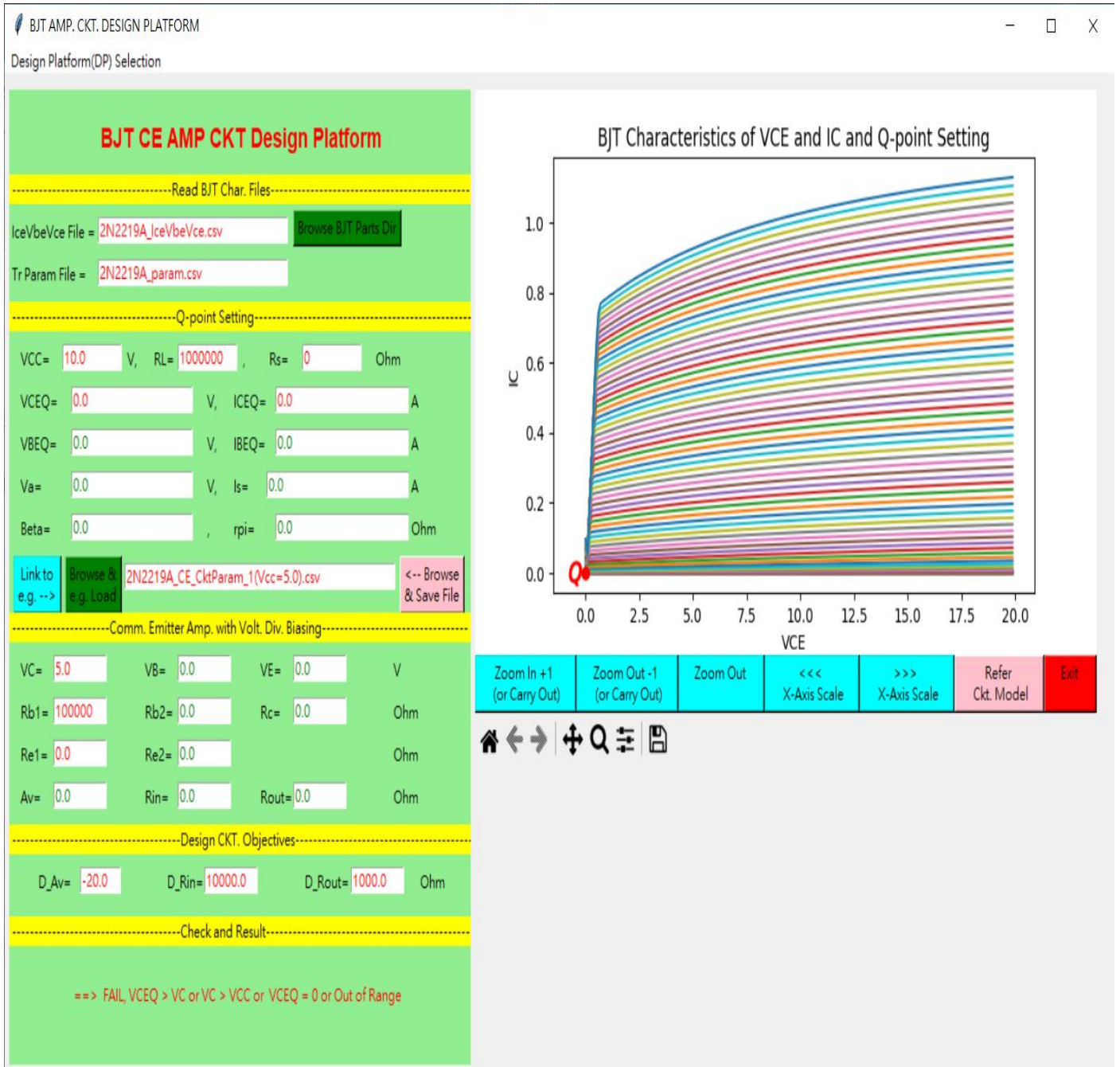


圖 1-1 電路設計平台畫面：左半圖選擇由上而下分別是(1)電路架構選單、(2)電晶體、(3)Q-point 設定(含範例載入、讀取與存檔、電路範例模擬圖)、(4)電阻值設定與計算、(5)電路設計目標、(6)設定結果與檢驗。右半圖選擇按鍵由左而右分別為(1)特性曲線圖呈現、Q-point 設定與放大、(2)縮小、(3)回原圖、(4)X-軸(橫軸)尺寸縮小、(5) X-軸(橫軸)尺寸放大、(6)電路架構模型圖、(7)離開。

- 2) 左半圖選擇:
由上而下共有 1 個選單與 5 個區塊，其分別為

BJT AMP. CKT. DESIGN PLATFORM

Design Platform(DP) Selection

- BJT_CE_AMP_CKT_DP
- BJT_CE_AMP_LC_OSC_CKT_DP
- BJT_CC_AMP_CKT_DP
- Exit

IceVbeVce File = 2N2219A_IceVbeVce.csv Browse BJT Parts Dir

Tr Param File = 2N2219A_param.csv

-----Q-point Setting-----

VCC= 10.0 V, RL= 1000000 , Rs= 0 Ohm

VCEQ= 0.0 V, ICEQ= 0.0 A

VBEQ= 0.0 V, IBEQ= 0.0 A

Va= 0.0 V, Is= 0.0 A

Beta= 0.0 , rpi= 0.0 Ohm

Link to e.g. --> Browse & e.g. Load 2N2219A_CE_CktParam_1(Vcc=5.0).csv <-- Browse & Save File

-----Comm. Emitter Amp. with Volt. Div. Biasing-----

VC= 5.0 VB= 0.0 VE= 0.0 V

Rb1= 100000 Rb2= 0.0 Rc= 0.0 Ohm

Re1= 0.0 Re2= 0.0 Ohm

Av= 0.0 Rin= 0.0 Rout= 0.0 Ohm

-----Design CKT. Objectives-----

D_Av= -20.0 D_Rin= 10000.0 D_Rout= 1000.0 Ohm

-----Check and Result-----

==> FAIL, VCEQ > VC or VC > VCC or VCEQ = 0 or Out of Range

圖 1-2 電路設計平台畫面: 左半圖選擇由上而下分別是 1 個選單與 5 個區塊: (1)電路架構選單、(2)電晶體、(3)Q-point 設定(含範例載入、讀取與存檔、電路範例模擬圖)、(4)電阻值設定與計算、(5)電路設計目標、(6)設定結果與檢驗。

- 3) 右半圖按鍵:
由左至右共有以下 7 種不同功能選擇按鍵

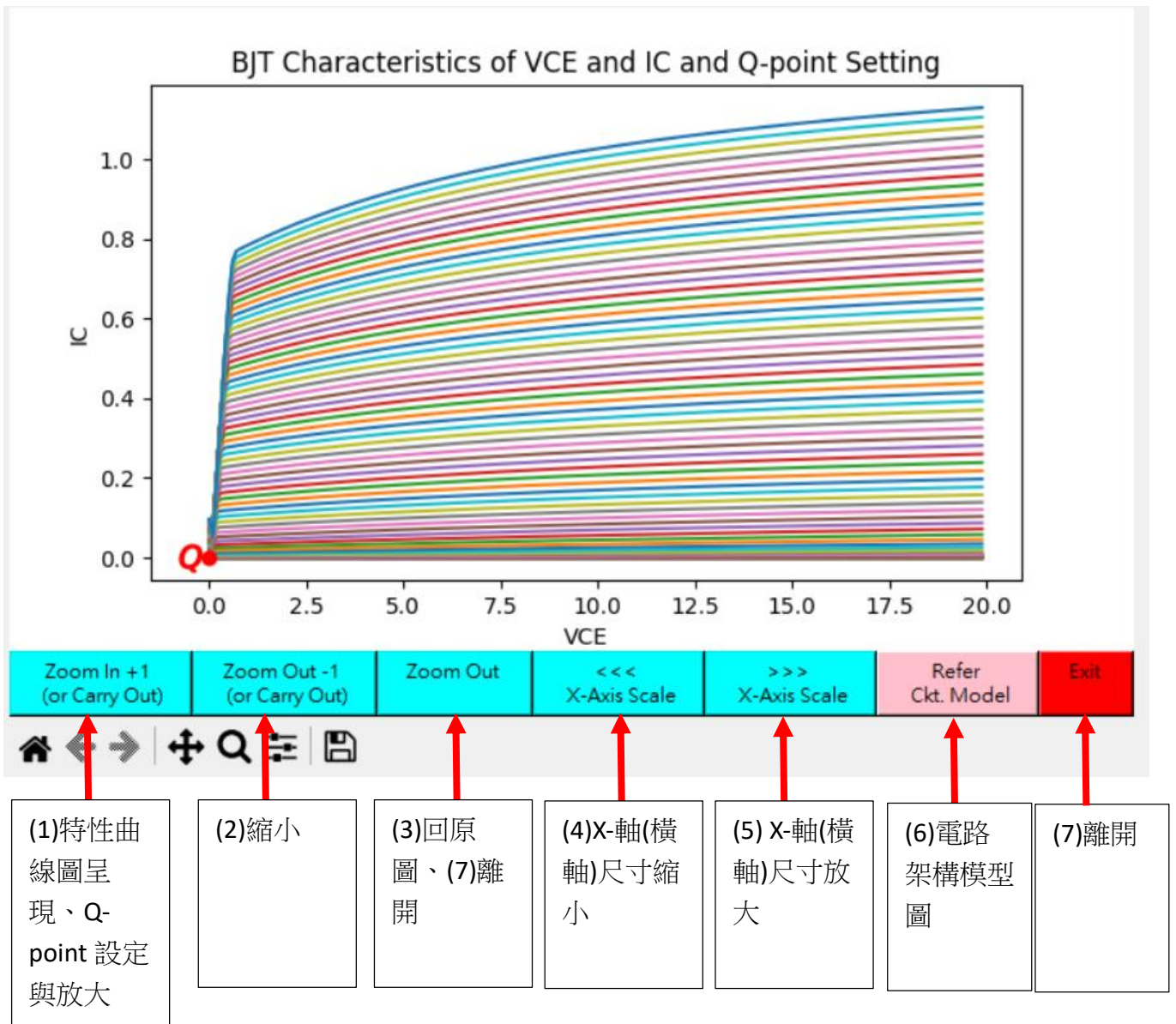


圖 1-3 電路設計平台畫面: 右半圖選擇按鍵由左而右分別為(1)特性曲線圖呈現、Q-point 設定與放大、(2)縮小、(3)回原圖、(7)離開、(4)X-軸(橫軸)尺寸縮小、(5) X-軸(橫軸)尺寸放大、(6)電路架構模型圖、(7)離開。

4) 電路架構選單:

含有以下 4 種選項

- (1) BJT_CE_AMP_CKT_DP (BJT 電晶體 共射放大電路 設計平台頁面) 綠色頁面，如圖 1-1。
- (2) BJT_CE_AMP_LC_OSC_CKT_DP (BJT 電晶體 共射放大 LC 振盪電路 設計平台頁面) 黃色頁面，如圖 1-6。
- (3) BJT_CC_AMP_CKT_DP (BJT 電晶體 共集放大電路 設計平台頁面) 藍色頁面，如圖 1-7。
- (4) EXIT，結束程式。

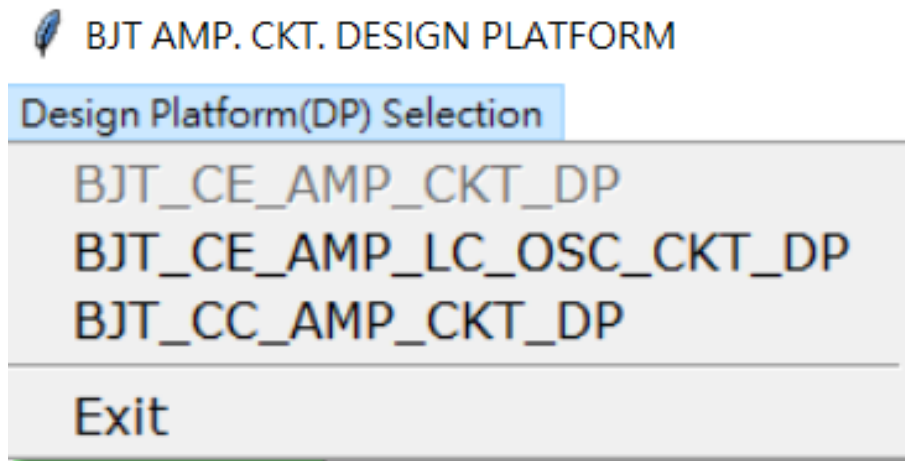


圖 1-4 選單含有 3 種電路架構與結束程式等 4 種選項，BJT_CE_AMP_CKT_DP 選項顏色淺，即表“已選用”之意。

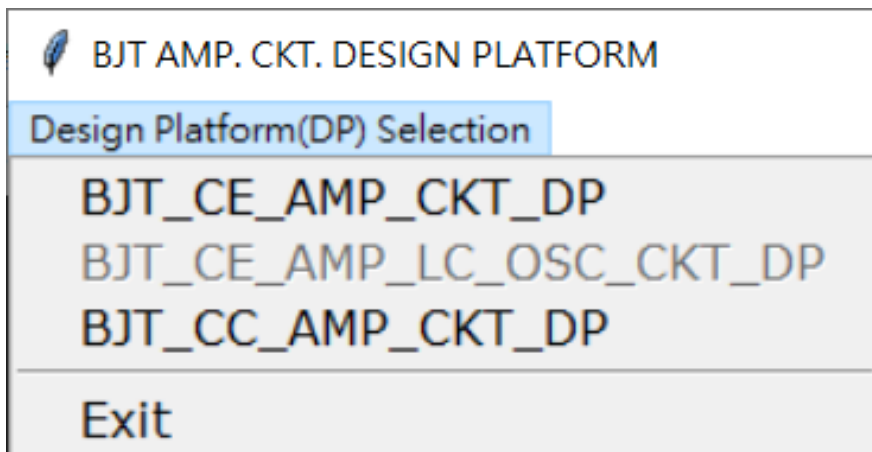


圖 1-5 若選單中選項 BJT_CE_AMP_LC_OSC_CKT_DP 選項顏色淺，即表“已選用”之意。



圖 1-6 BJT_CE_AMP_LC_OSC_CKT_DP (BJT 電晶體 共射放大 LC 振盪電路 設計平台頁面)，黃色頁面。

Design Platform(DP) Selection

BJT CC AMP CKT Design Platform

-----Read BJT Char. Files-----

IceVbeVce File = Browse BJT Parts Dir

Tr Param File =

-----Q-point Setting-----

VCC= V, RL= , Rs= Ohm

VCEQ= V, ICEQ= A

VBEQ= V, IBEQ= A

Va= V, Is= A

Beta= , rpi= Ohm

Link to Browse & e.g. --> <-- Browse & Save File

-----Comm. Collector Amp. with Volt. Div. Biasing-----

VC= VB= VE= V

Rb1= Rb2= Re2= Ohm

Av= Rin= Rout= Ohm

fs= Hz, Cb= Ce= F

-----Design CKT. Objectives-----

D_Av= D_Rin= D_Rout= Ohm

-----Check and Result-----

==> FAIL, VCEQ > VC or VC > VCC or VCEQ = 0 or Out of Range

BJT Characteristics of VCE and IC and Q-point Setting

Zoom In +1 (or Carry Out) Zoom Out -1 (or Carry Out) Zoom Out <<< X-Axis Scale >>> X-Axis Scale Refer Ckt. Model Exit

🏠 ⬅️ ➡️ 🔍 📏 📄

圖 1-7 BJT_CC_AMP_CKT_DP (BJT 電晶體 共集放大電路 設計平台頁面)，藍色 頁面。

2. 開啟電路設計平台頁面，自動載入電路範例檔案：

例如單擊 BJT_Amp_menu_DP26.exe 後，BJT_CE_AMP_CKT_DP 綠色頁面自動載入(如圖 1-2 所示，該選單中選項 BJT_CE_AMP_CKT_DP 的顏色為淺色，表明“已選用”之意)，並載入電路範例檔案 2N2219A_CE_CktParam_1(Vcc=5.0).csv。

BJT AMP. CKT. DESIGN PLATFORM

Design Platform(DP) Selection

BJT CE AMP CKT Design Platform

Read BJT Char. Files

IceVbeVce File = 2N2219A_IceVbeVce.csv Browse BJT Parts Dir

Tr Param File = 2N2219A_param.csv

Q-point Setting

VCC= 10.0 V, RL= 1000000 , Rs= 0 Ohm

VCEQ= 0.0 V, ICEQ= 0.0 A

VBEQ= 0.0 V, IBEQ= 0.0 A

V_{ce}= 0.0 V, I_s= 0.0 A

Beta= 0.0, rpi= 0.0 Ohm

Link to e.g. --> Browse & e.g. Load 2N2219A_CE_CktParam_1(Vcc=5.0).csv <-- Browse & Save File

Comm. Emitter Amp. with Volt. Div. Biasing

VC= 5.0 V, VB= 0.0 V, VE= 0.0 V

Rb1= 100000 Ohm, Rb2= 0.0 Ohm, Rc= 0.0 Ohm

Re1= 0.0 Ohm, Re2= 0.0 Ohm

Av= 0.0, Rin= 0.0 Ohm, Rout= 0.0 Ohm

Design CKT. Objectives

D_Av= -20.0, D_Rin= 10000.0, D_Rout= 1000.0 Ohm

Check and Result

==> FAIL, VCEQ > VC or VC > VCC or VCEQ = 0 or Out of Range

所有紅字處皆可修改、
綠字處不可修改

1. 選擇 BJT
元件目錄

2. 選擇電路範
例檔案或其他
電路檔案

4. 顯示電路範例
檔案、其他電路
檔案或存檔檔名

3. 展示電路範
例的 multism
電路模擬圖

5. 存檔

圖 2-1 BJT_CE_AMP_CKT_DP 綠色頁面操作使用之簡易說明

3. 選擇 BJT 元件目錄

按下第一區塊深綠色按鈕<Browse BJT Parts Dir>，選擇以下 6 種 BJT 元件目錄 (2N2219A, 2N2222, 2N3904, 2N4401, 2SC945, 2SC2655)之一：例如 點擊 2N2222 後，再選 “選擇資料夾”，相關畫面如圖 3-1, 3-2。

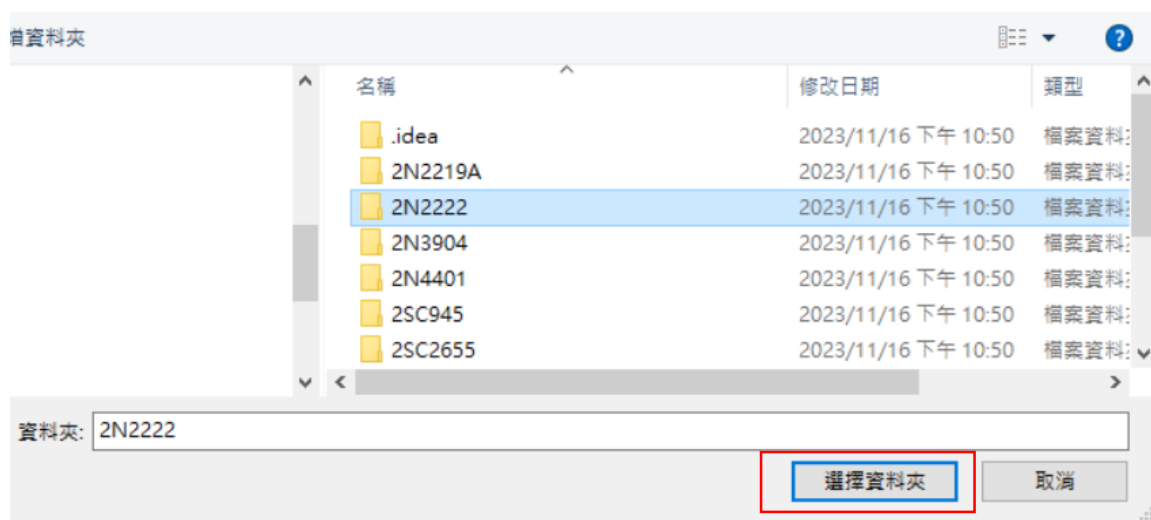


圖 3-1 選擇 BJT 元件目錄，如 2N2222。

BJT AMP. CKT. DESIGN PLATFORM

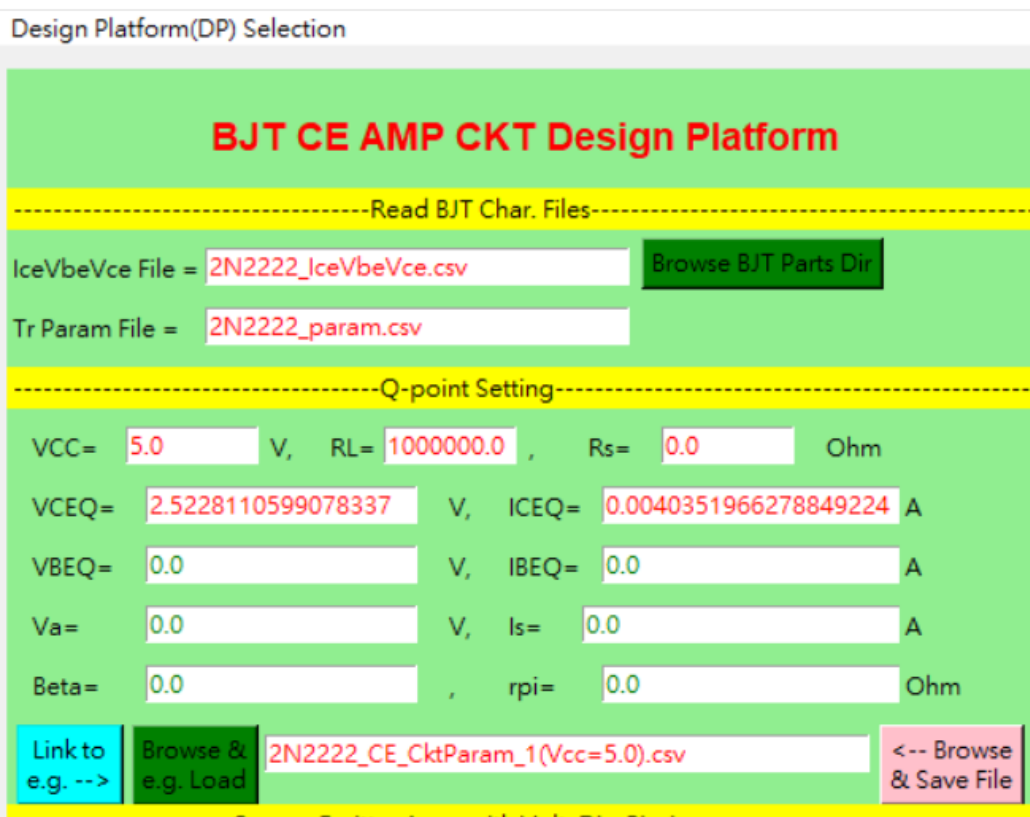


圖 3-2 載入 2N2222 元件資料庫，順便載入 CE 電路範例檔案，如 2N2222_CE_CKTPParam_1(Vcc=5.0).csv。

4. 選擇電路範例檔案或是其他電路檔案

當選好 BJT 元件目錄載入平台後，順便載入相關電路範例檔案，如圖 3-2 所示。若要選擇其他電路檔案，藉按鍵 <Browse & e. g. Load>，選擇欲載入的電路檔案，如圖 4-1, 4-2。電路檔名需先有**元件名稱**，再寫**電路架構**如 **CE**、**CC** 或 **CE_LC_OSC** 等，否則無法正確讀入，便產生錯誤。

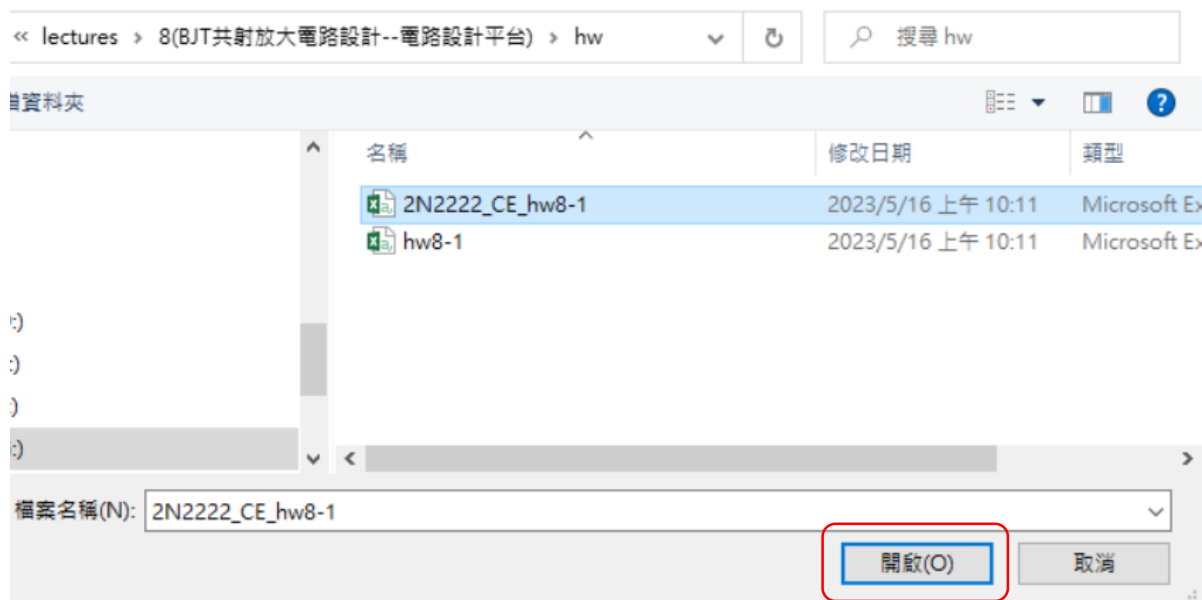


圖 4-1 選擇相關檔案後(如 2N2222_CE_hw8-1)，選擇“開啟”。

載入欲開啟之電路檔案，檔名需先寫**元件名稱**，再寫**電路架構**如 **CE** 等。

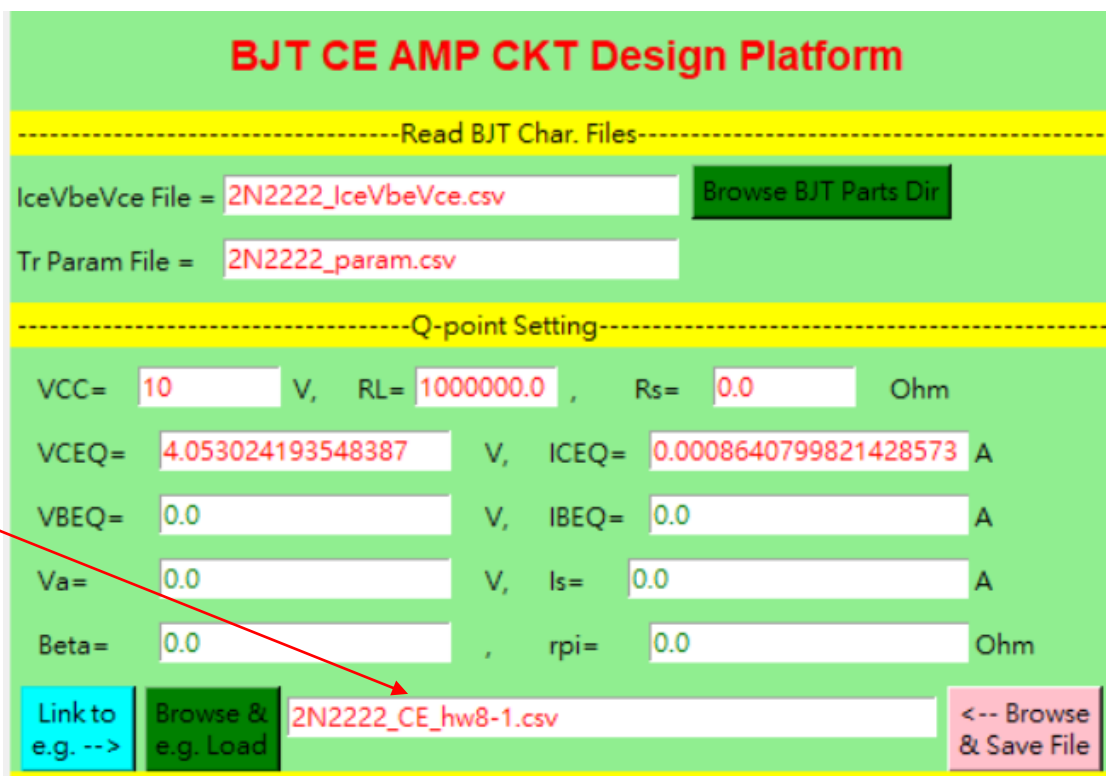


圖 4-2 2N2222_CE_hw8-1.csv 載入平台後之初始畫面

5. 執行

請按下右半圖之<Zoom In +1 (or Carry Out)>兩次後，即刻呈現該電路之 Q-point 設定畫面，相關系列操作如圖 5-1 ~ 5-4 所示。

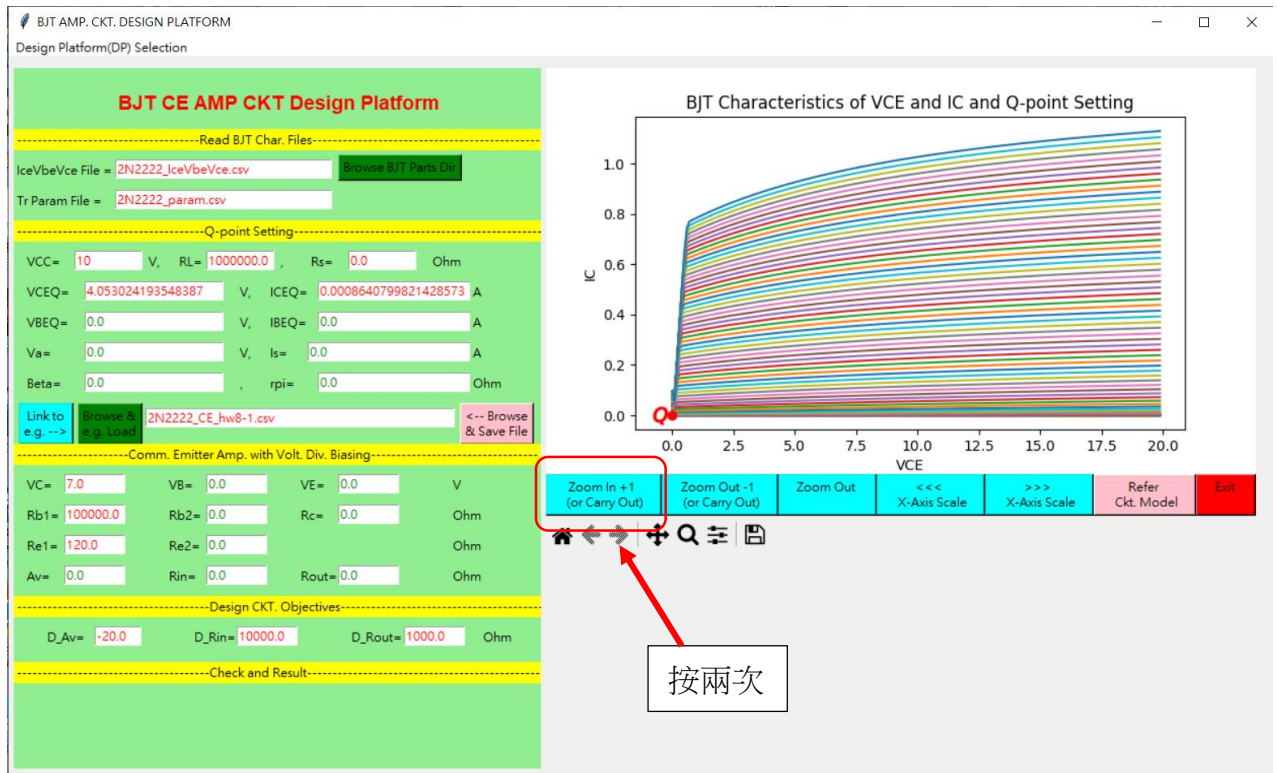


圖 5-1 操作 按鍵<Zoom In +1 (or Carry Out)> 兩次



圖 5-2 右半圖顯示該電路 Q-point 設定畫面

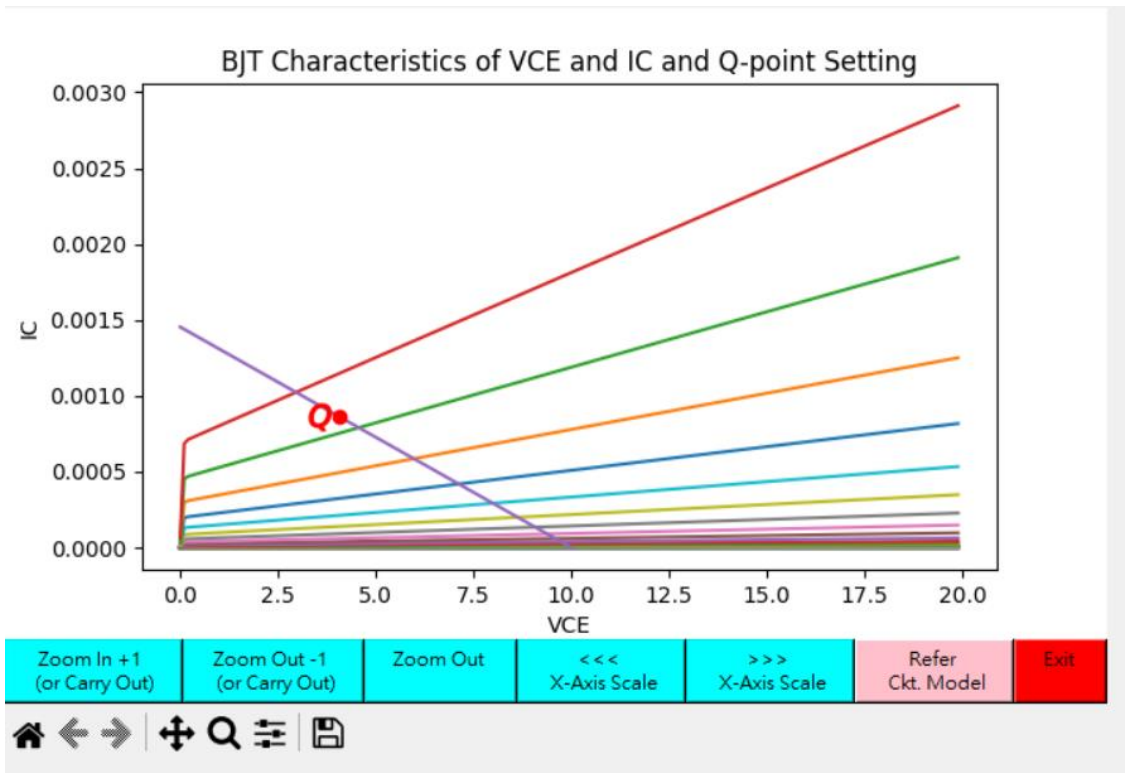


圖 5-3 該電路 Q-point 設定畫面可藉由按鍵 <Zoom Out-1 (or Carry out)> 或 < <<< X-Axis > 或 < >>>X-Axis >等，放大或縮小 Q-point 設定畫面。

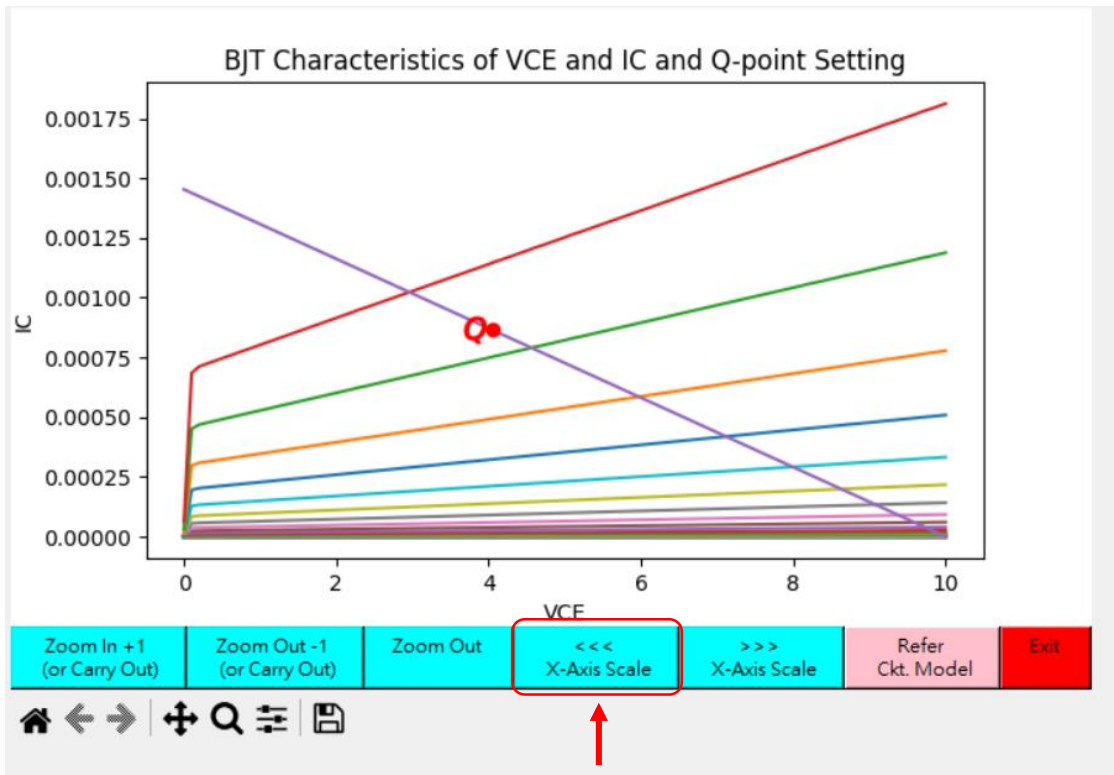


圖 5-4 該電路 Q-point 設定畫面經多次使用按鍵< <<< X-Axis >，縮小橫軸刻畫值，間接放大該畫面，以便後續操作。

按下按鍵 <Refer Ckt. Model>後，相關 CE 放大電路模型如圖 5-6 所示。

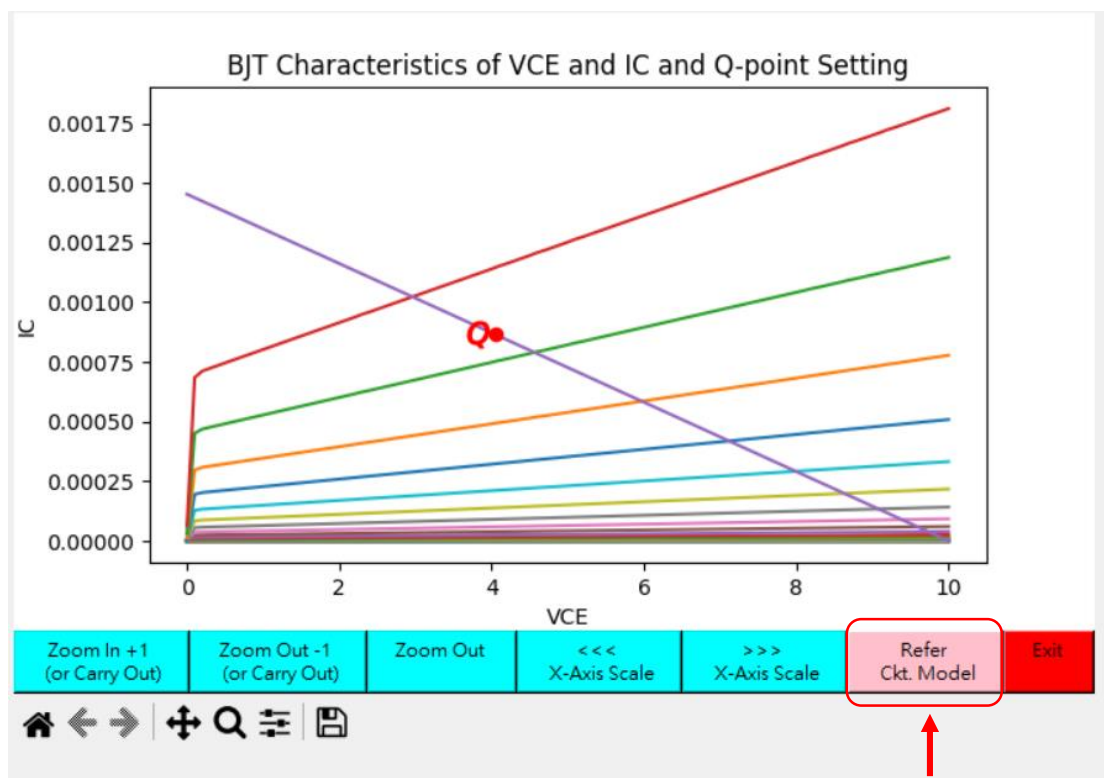


圖 5-5 按鍵 <Refer Ckt. Model>操作

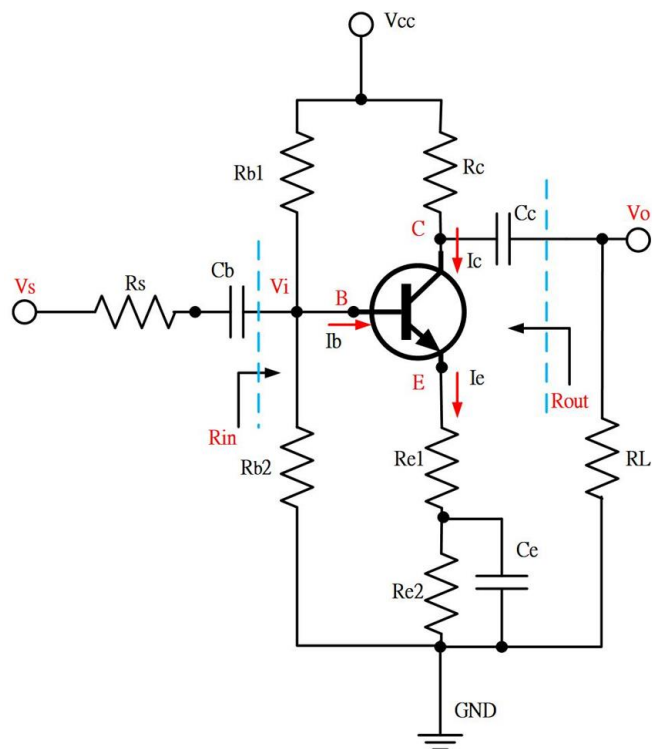


圖 5-6 CE 放大電路模型

在“Design CKT. Objectives”欄中，出現兩個打勾符號，表示該電路滿足達成設定目標，如 $|Av| = 22.9 > |D_Av|=20$ ， $Rin=12.007K > D_Rin=10K$ 等。另外，按下按鍵 <Link to e. g. →> 後，在“Check and Result”欄中，出現“Can not find and display the corresponding png of this multisim file”等文字(如圖 5-7)，表達無法載入該模擬電路圖片檔。

若需載入該模擬電路圖片檔，則須選用電路範例檔案如(在檔案夾 `ckt_param` 內)載入電路設計平台，相關操作如圖 5-7 ~ 5-9 所示。電路範例之模擬電路圖片檔，內含原電路、輸入電阻設定測試、輸出電阻設定測試等三種模擬電路圖片檔。

The screenshot shows a software interface for a circuit simulation. At the top, there are buttons for "Link to e.g. -->" (highlighted with a red box), "Browse & e.g. Load", and "<-- Browse & Save File". The file name "2N2222_CE_hw8-1.csv" is displayed in the center. Below this, a section titled "Comm. Emitter Amp. with Volt. Div. Biasing" lists various parameters:

VC=	7.0	VB=	3.5569758	VE=	2.9469758	V
Rb1=	100000.0	Rb2=	62435.534	Rc=	3471.9008	Ohm
Re1=	120.0	Re2=	3261.3437			Ohm
Av=	-22.94899	Rin=	12007.666	Rout=	3471.9008	Ohm

Below the parameters is a section titled "Design CKT. Objectives" with three items, each with a green checkmark:

- $D_Av = -20.0$
- $D_Rin = 10000.0$
- $D_Rout = 1000.0$ Ohm

The bottom section, titled "Check and Result", contains the message: "Can not find and display the corresponding png of this multisim file".

圖 5-6 因該電路檔案不是電路範例檔案，無法載入該電路之模擬電路圖片檔。

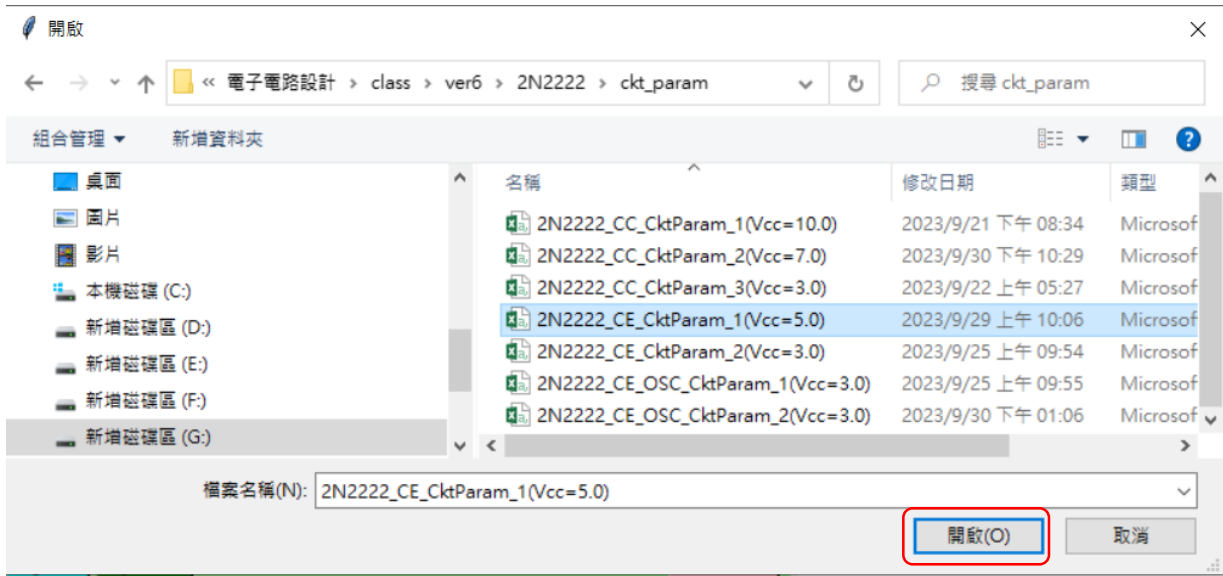


圖 5-7 選用電路範例檔案(在 ckt_param 檔案夾內)，如 2N2222_CE_CktParam_1(Vcc=5.0).csv。

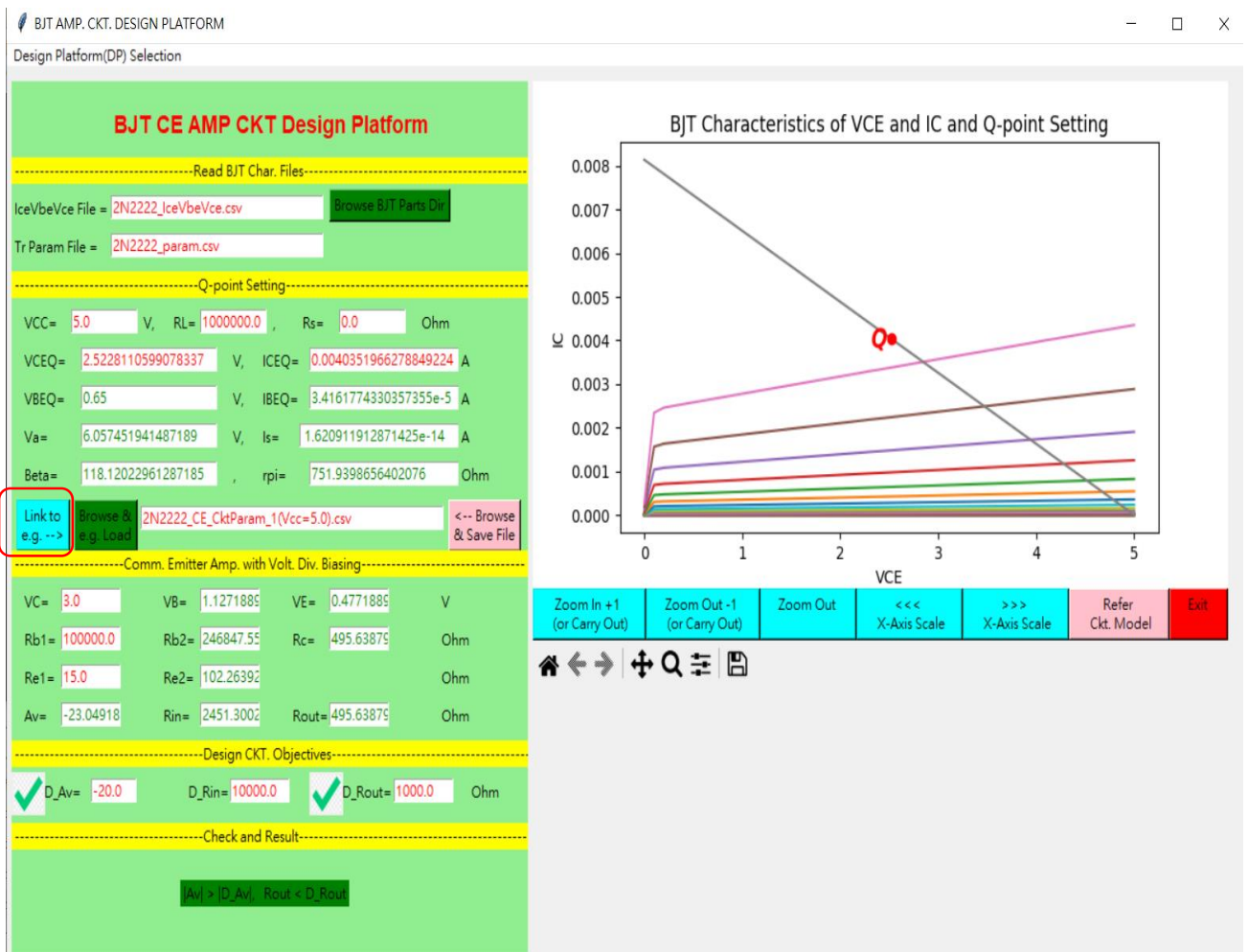


圖 5-8 電路平台載入電路範例檔案 2N2222_CE_CktParam_1(Vcc=5.0).csv，再選按鍵 <Link to e.g. ->>，相關電路範例之模擬電路圖如下圖。

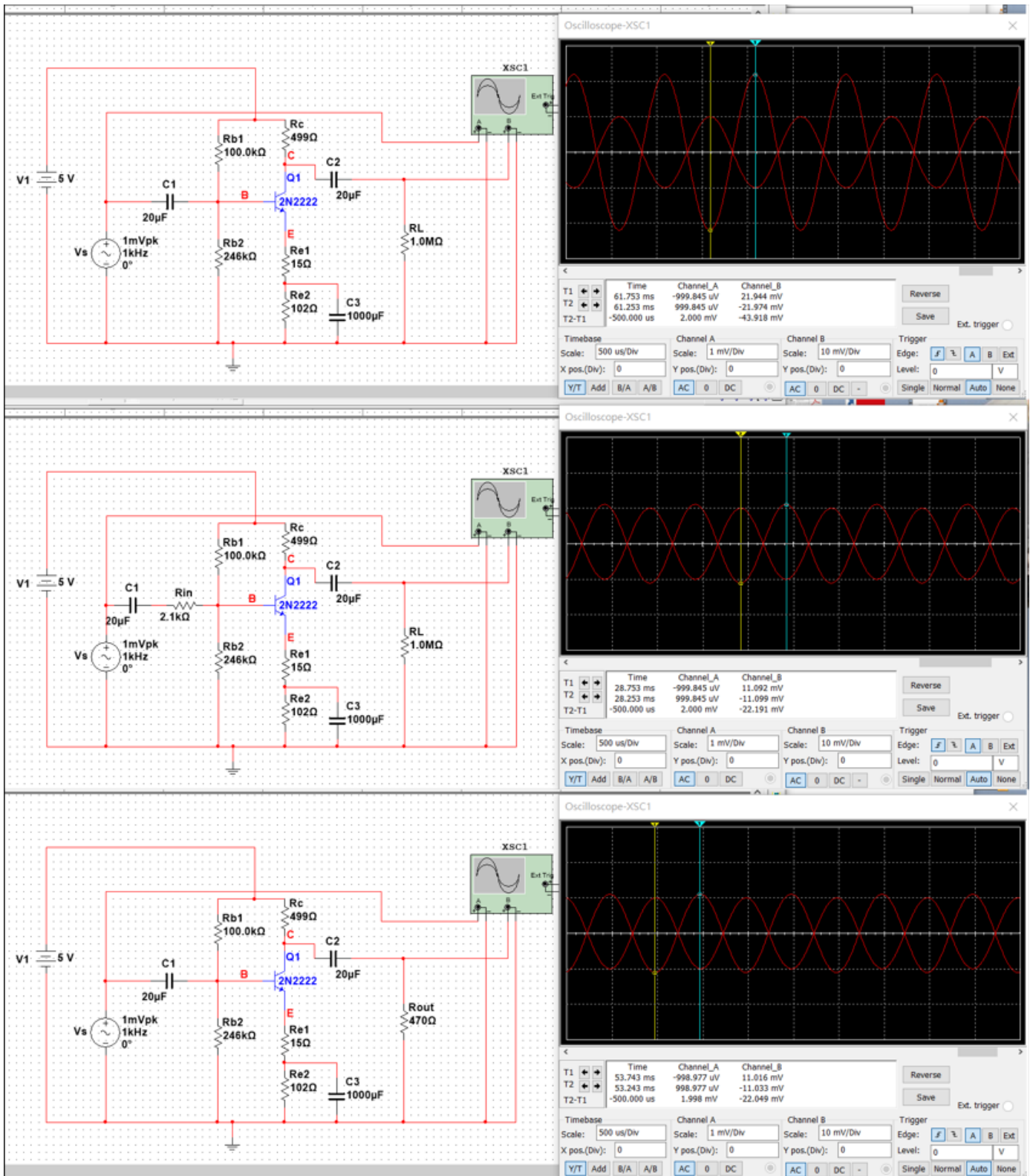


圖 5-9 電路範例之模擬電路圖片檔，內含原電路、輸入電阻設定測試、輸出電阻設定測試等三種模擬電路圖片檔。

6. Q-point 設定操作及存檔

單擊 BJT_Amp_menu_DP26.exe 開啟後畫面，

- 1) 先使用按鍵 <Browse BJT Parts Dir> 選定 BJT 電晶體目錄後(如圖 3-1)，再設定相關電壓、電阻如設定 $V_{CC} = 7V$ 、 $R_L = 200K\Omega$ 、 $V_C = 3.5V$ 、 $R_{b1} = 50K\Omega$ 、 $R_{e1} = 30\Omega$ ，如圖 6-1 所示。
- 2) 隨後使用滑鼠點擊右半圖，決定 Q-point 所處位置，並將該位置所對應之 V_{CEQ} 與 I_{CEQ} 之值，自動填入左半圖 V_{CEQ} 與 I_{CEQ} 之空位內，並使用按鍵 <Zoom In + 1 (or Carry Out)> 執行放大右半圖 Q-point 所在之處，如圖 6-2 所示。
- 3) 若電路設計目標未滿足(即區塊 “Design CKT. Objects” 未出現 打勾圖示)，或是區塊 “Check and Result” 出現紅字(即表電路設計不成立)，需重複上述第 2 步驟，直到電路設計目標滿足或是無法完成設計，如圖 6-3 所示。
- 4) 使用按鍵 <<-- Browse & Save File > 存檔，檔名格式為 電晶體元件 + 電路結構 + XXXX($V_{cc} = XX$)，如圖 6-4, 6-5 所示。

隨後使用滑鼠點擊右半圖，決定 Q-point 所處位置，並自動填入 V_{CEQ} 與 I_{CEQ} 之值。

圖 6-1 先使用按鍵 <Browse BJT Parts Dir>選定電晶體元件後，再設定相關電壓、電阻。

Design Platform(DP) Selection

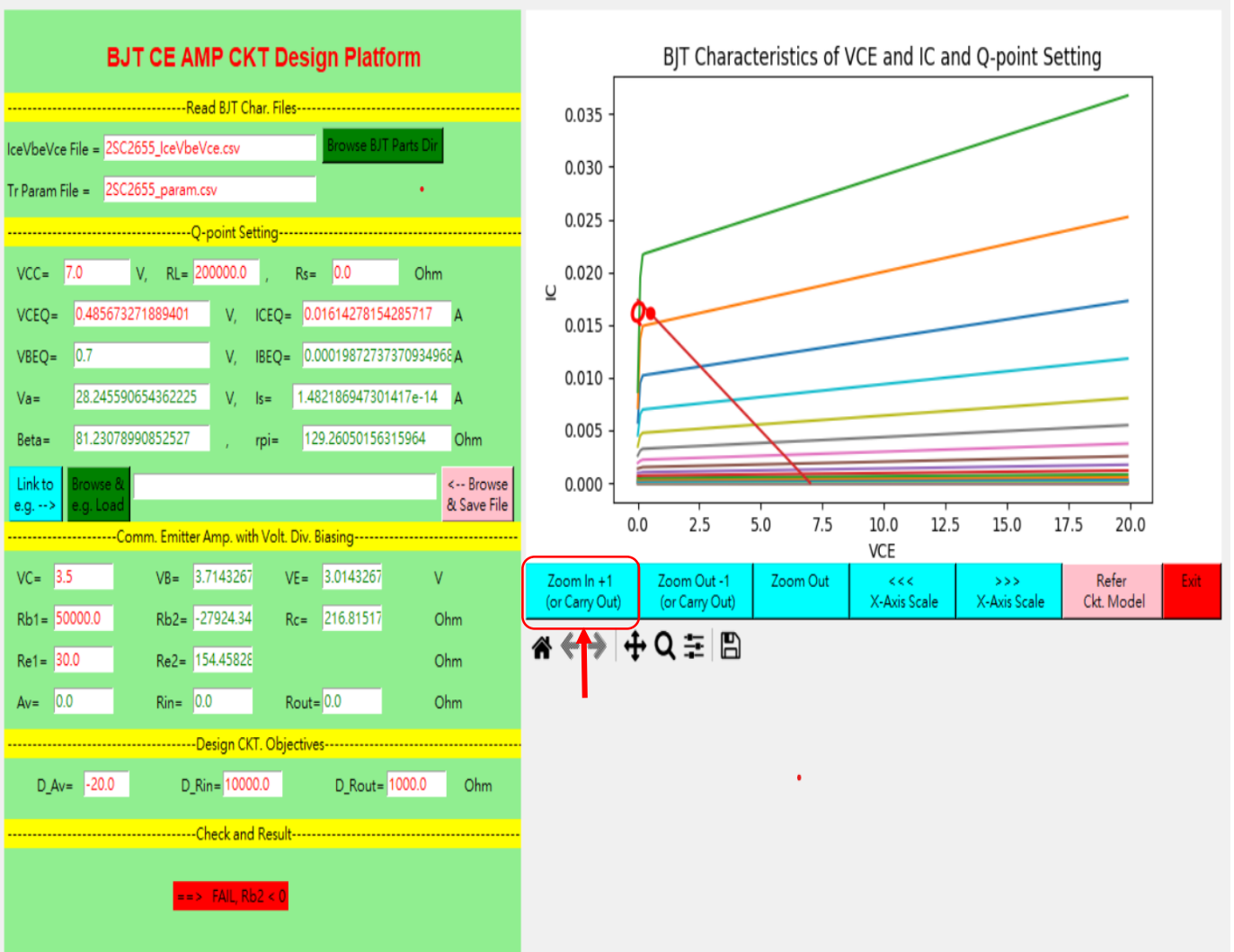


圖 6-2 使用滑鼠點擊右半圖決定 Q-point 所處位置，並將該位置所對應之 VCEQ 與 ICEQ 之值，自動填入左半圖 VCEQ 與 ICEQ 之空位內，使用按鍵 < Zoom In + 1 (or Carry Out) > 與 < <<< X-Axis Scale > 放大右半圖 Q-point 所在之處。

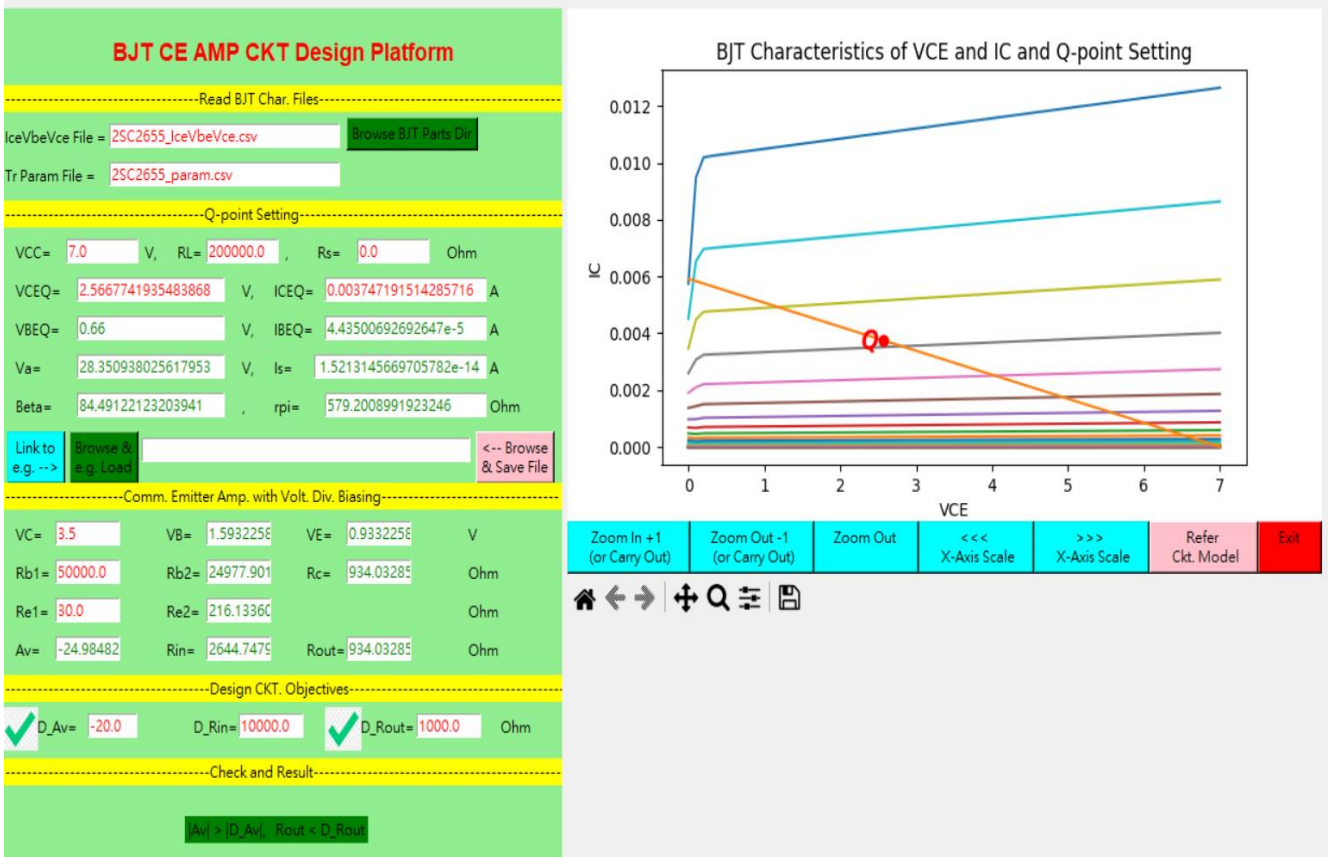


圖 6-3 重複使用滑鼠點擊右半圖決定 Q-point 所處位置與畫面放大動作，電路設計目標滿足(即區塊 “Design CKT. Objects”出現 打勾圖示)，該電路設計僅能滿足 2 項設計目標(即區塊 “Check and Result ”文字所示， $|Av|=24.98 > |D_{Av}|=20$ ， $R_{out} = 934 \Omega < D_{Rout} = 1000 \Omega$)。

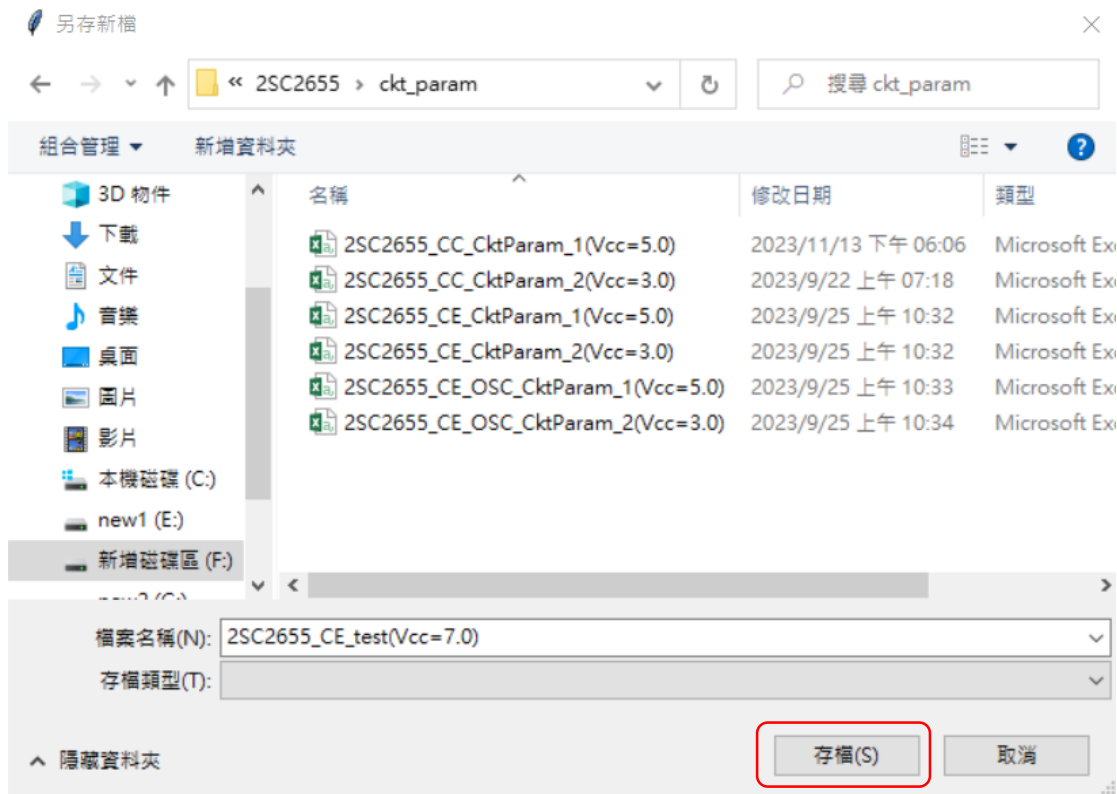


圖 6-4 使用按鍵 <-- Browse & Save File >存檔，檔名格式為 電晶體元件 + 電路結構 + XXXX(Vcc = XX)，如 2SC2655_CE_test(Vcc=7.0)

Design Platform(DP) Selection

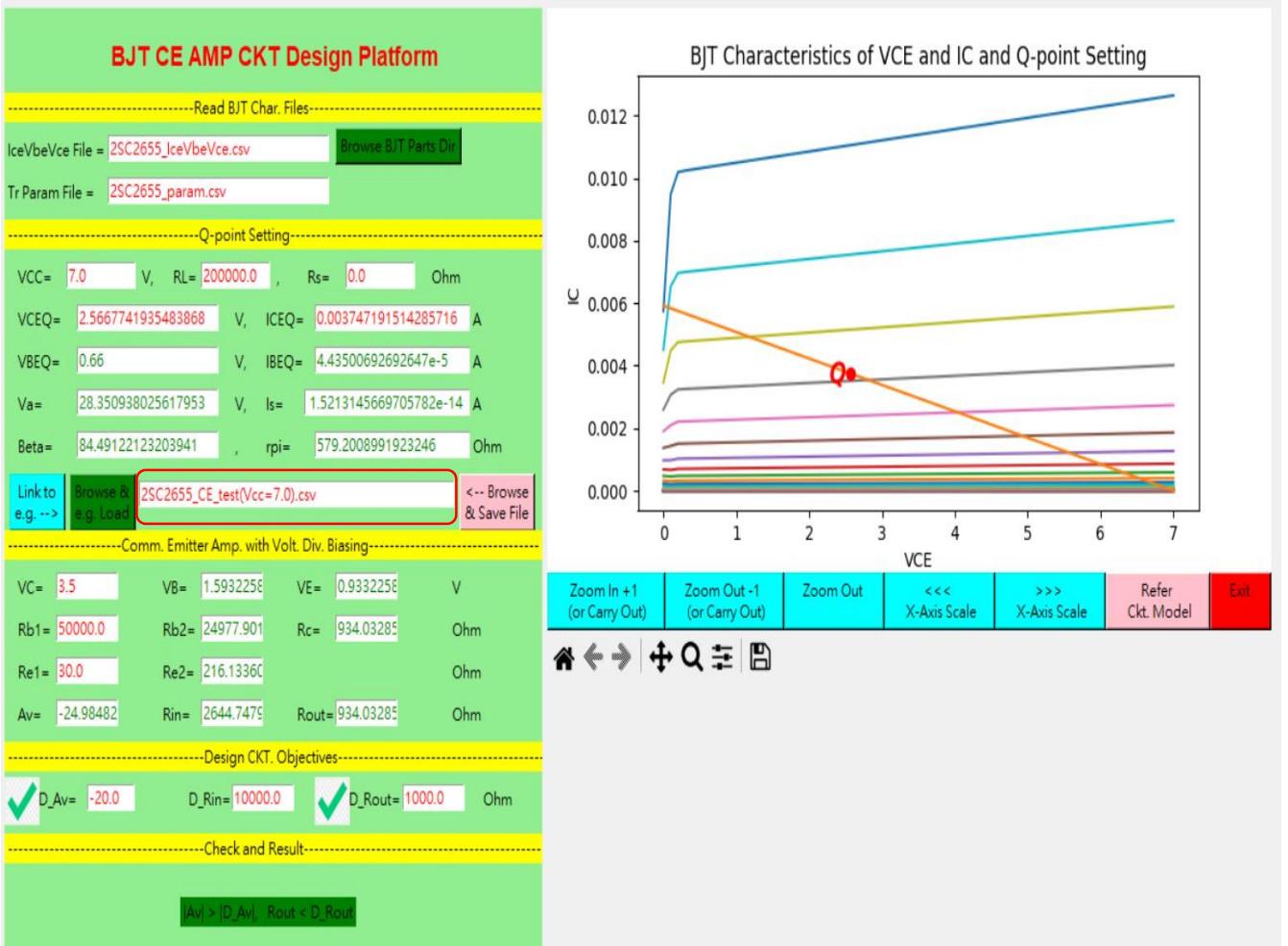


圖 6-5 完成存檔回到電路設計平台後，該檔名(如 2SC2655_CE_test(Vcc=7.0).csv)出現於空格內。

7. 其他電路設計頁面使用:

本電路設計平台包括以下 3 類不同電路設計頁面，以上項次 1-6 操作說明，皆以 BJT_CE_AMP_CKT_DP 設計頁面為主。其餘兩類電路設計頁面 (BJT_CE_AMP_LC_OSC_CKT_DP, BJT_CC_AMP_CKT_DP) 操作使用方式 **完全相同**。但須注意是：電路設計頁面和讀取電路範例檔案不同時，該平台無法運作，並顯示錯誤，如圖 7-1 所示。電路設計頁面為“BJT_CC_AMP_CKT_DP”(共集電路設計頁面)，但電路範例檔案為“2SC2655_CE_CktParam_2(Vcc=3.0).csv”(共射電路)，錯誤訊息顯示“Open the wrong CKT_param file”(如圖 7-2 所示)，即表示須開啟正確電路範例檔案，如圖 7-3 所示。

The screenshot displays the 'BJT AMP. CKT. DESIGN PLATFORM' interface. The left sidebar is titled 'BJT CC AMP CKT Design Platform' and contains several sections: 'Read BJT Char. Files' with fields for 'IceVbeVce File' and 'Tr Param File'; 'Q-point Setting' with fields for 'VCC', 'VCEQ', 'VBEQ', 'Va', 'Beta', 'RL', 'Rs', 'ICEQ', 'IBEQ', 'Is', and 'rpi'; 'Comm. Collector Amp. with Volt. Div. Biasing' with fields for 'VC', 'VB', 'VE', 'Rb1', 'Rb2', 'Re2', 'Av', 'Rin', 'Rout', 'fs', 'Cb', and 'Ce'; and 'Design CKT. Objectives' with fields for 'D_Av', 'D_Rin', and 'D_Rout'. A red box highlights the 'Tr Param File' field, which contains the text '2SC2655_CE_CktParam_2(Vcc=3.0).csv'. Below the interface, a red checkmark is placed over the error message: 'Open the wrong CKT_param file Please open a CC_AMP CKT_param file'. The right panel shows a graph titled 'BJT Characteristics of VCE and IC and Q-point Setting' with IC on the y-axis and VCE on the x-axis. The graph displays multiple curves representing different operating points. Below the graph are navigation controls like 'Zoom In +1', 'Zoom Out -1', and 'Refer Ckt. Model'.

圖 7-1 本電路設計平台包括 3 類不同電路設計頁面，電路設計頁面和讀取電路範例檔案不同時，該平台無法運作，並顯示錯誤。

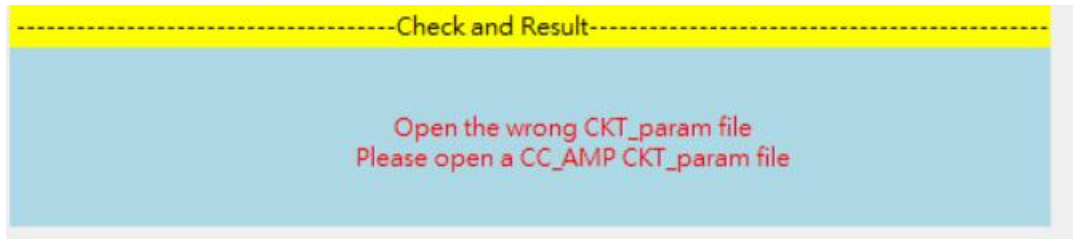


圖 7-2 錯誤訊息顯示








名稱	修改日期	類型
✓  2SC2655_CC_CktParam_1(Vcc=5.0)	2023/11/13 下午 06:06	Micrc
✓  2SC2655_CC_CktParam_2(Vcc=3.0)	2023/9/22 上午 07:18	Micrc
 2SC2655_CE_CktParam_1(Vcc=5.0)	2023/9/25 上午 10:32	Micrc
 2SC2655_CE_CktParam_2(Vcc=3.0)	2023/9/25 上午 10:32	Micrc
 2SC2655_CE_OSC_CktParam_1(Vcc=5.0)	2023/9/25 上午 10:33	Micrc
 2SC2655_CE_OSC_CktParam_2(Vcc=3.0)	2023/9/25 上午 10:34	Micrc
 2SC2655_CE_test(Vcc=7.0)	2023/11/21 上午 11:02	Micrc

圖 7-3 須選用檔名含有“CC”的電路範例檔案，如 2SC26655_CC_CktParam_1(Vcc=5.0), 2SC26655_CC_CktParam_2(Vcc=3.0)等。