

第 5 章

金氧半場效電晶體 (MOSFETs)

Adel S. Sedra · Kenneth C. Smith 著

簡介

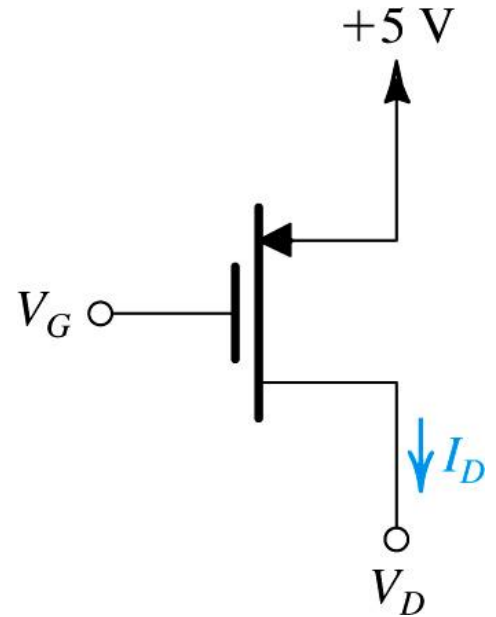
- 在本章中你將學到
 - MOS 電晶體的物理結構，以及它是如何運作的。
 - 電晶體中兩端的電壓是如何操控第三端的電流，以及描述這些電流-電壓特性的方程式。
 - 如何分析與設計包含 MOS 電晶體、電阻以及直流電源的電路。

簡介

- 我們已經學過兩端的半導體元件(例如:二極體)
- 我們現在要將注意力轉移到三端元件
- 三端元件遠比雙端元件重要，因為它們有多樣的應用，例如：
 - 訊號放大、數位邏輯、記憶體...

簡介

- **Q:** 用最簡單的話來說，我們期望的三端元件操作為何？
 - **A:** 利用其中兩端點間的電壓來**控制**第三端點的電流



簡介

- **Q:** 三端元件的兩種主要型態為何?
 - 金屬-氧化物-半導體 場效電晶體 (MOSFET)
 - 雙極接面電晶體 (BJT)
- **Q:** 為何MOSFET更常被使用?
 - 大小 (較小)
 - 容易製造
 - 使用較少電力
- MOSFET 科技
 - 允許在單一IC上佈置約20億個電晶體
 - 是VLSI的骨幹
 - 在許多應用上，被認為是較佳的BJT科技

注意：：MOSFET 被較廣泛的應用在現代的電子元件中

5.1. 元件結構與物理操作

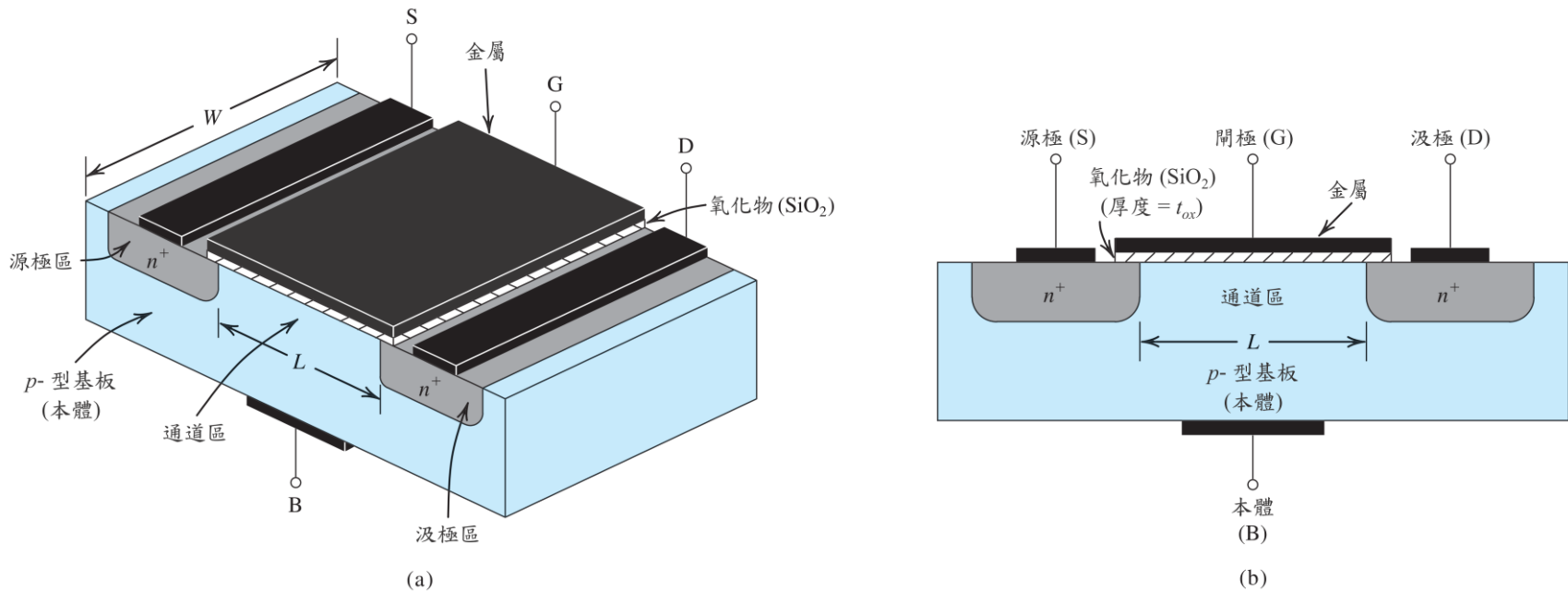


圖 5.1: 增強型 NMOS 電晶體的物理結構：(a) 俯視圖；(b) 截面圖。通常 $L = 0.03\mu\text{m}$ 到 $1\mu\text{m}$ ， $W = 0.05\mu\text{m}$ 到 $100\mu\text{m}$ ，而氧化層的厚度 (t_{ox}) 在 1 到 10 nm 的範圍。

5.1. 元件結構與物理操作

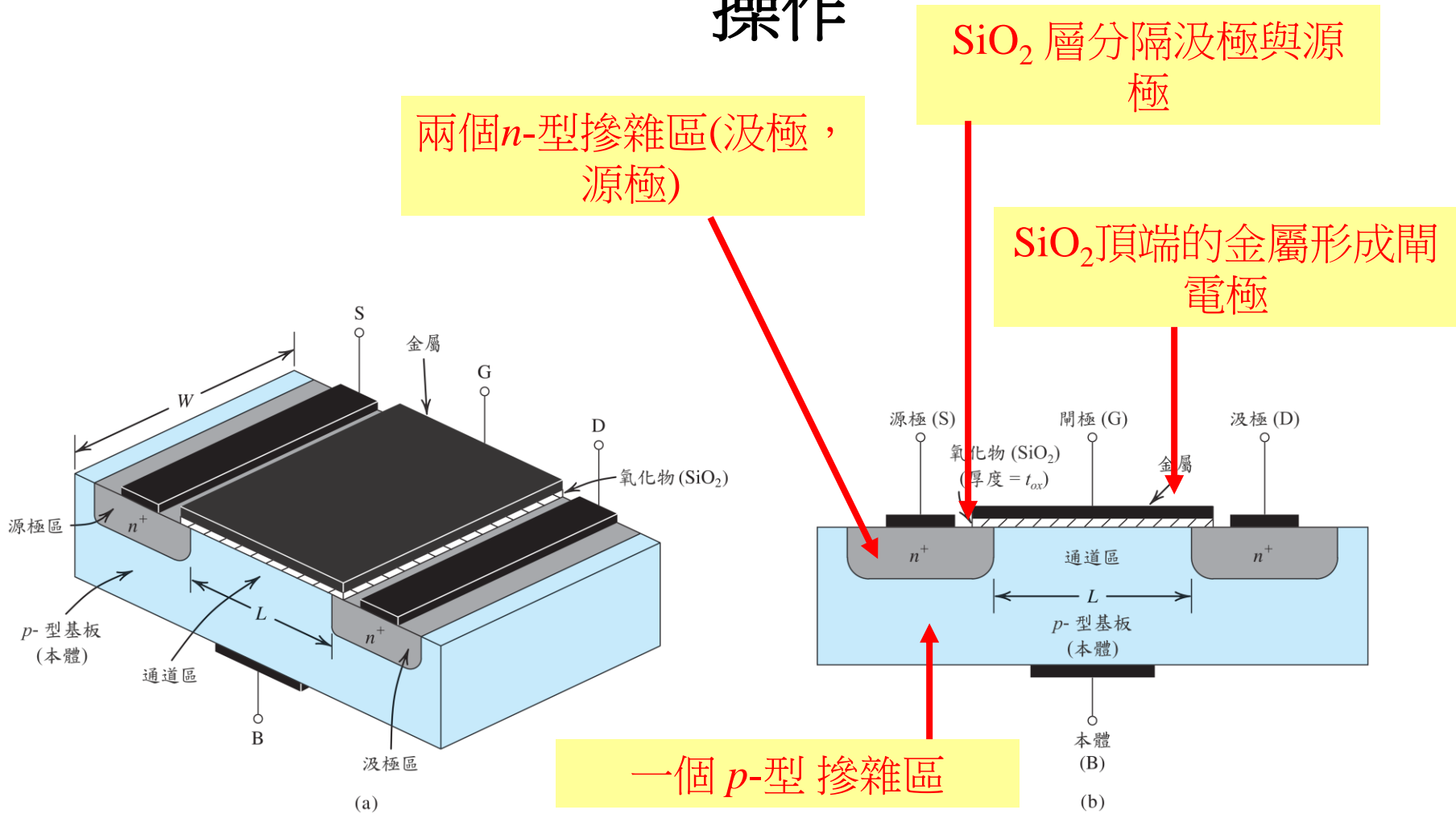


圖 5.1: 增強型 NMOS 電晶體的物理結構：(a) 俯視圖；(b) 截面圖。通常 $L = 0.03\mu\text{m}$ 到 $1\mu\text{m}$ ， $W = 0.05\mu\text{m}$ 到 $100\mu\text{m}$ ，而氧化層的厚度 (t_{ox}) 在 1 到 10 nm 的範圍。

5.1.元件結構與物理操作

- MOSFET的**名稱**是來自於它的物理結構
- 然而，許多MOSFET並未真正使用「金屬」，**反而是使用多晶矽**
 - 此處對操作及特性的描述將不涉及閘極型態的不同
- MOSFET的另一個名字是絕緣閘 FET(或 **IGFET**)
- 元件由兩個**pn**接面組成，而這兩個 pn 接面一直維持反偏。
 - 汲極對源極處於正電壓
- 此處我們不考慮電流的傳導方式

5.1.2. 零閘極電壓下的操作

- 當閘極為零電壓時，汲極、源極間為兩個背對背的二極體
- 當加上電壓 v_{DS} ，「它們」阻絕了汲極、源極間的電流傳導
 - 產生極高的電阻 ($10^{12}\Omega$)

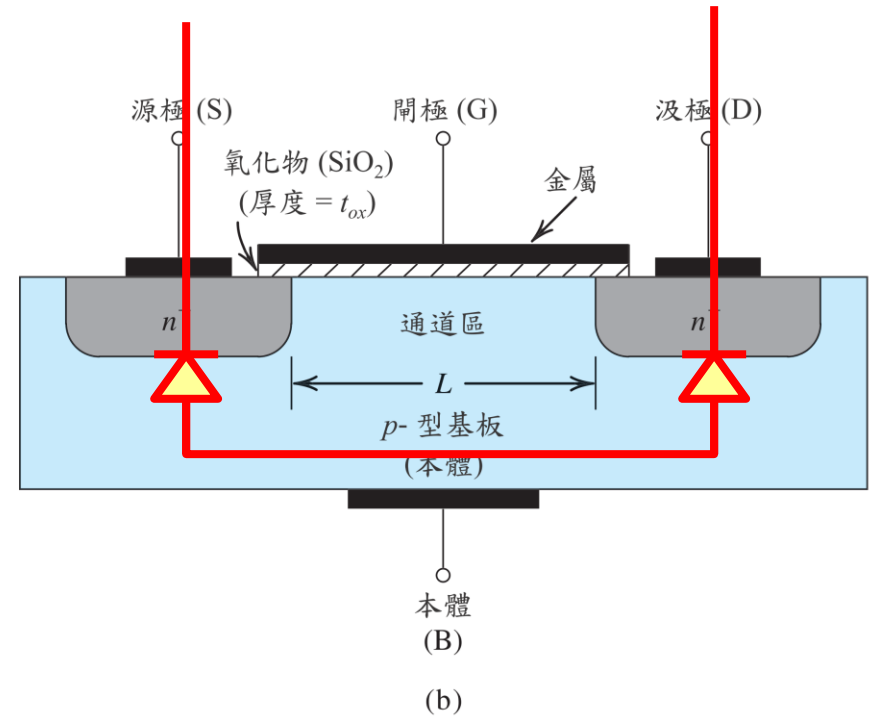


圖 5.1

5.1.3.電流通道的形成

- **Q:** 假如 (1) 源極與汲極接地 (2) 施加正電壓於閘極會發生什麼事？參閱右圖
 - **步驟 #1:** v_{GS} 施加於閘極，會使正電荷沿著金屬極聚集
 - **步驟 #2:** 此「聚集」將自由電洞排出閘極下的基板區域

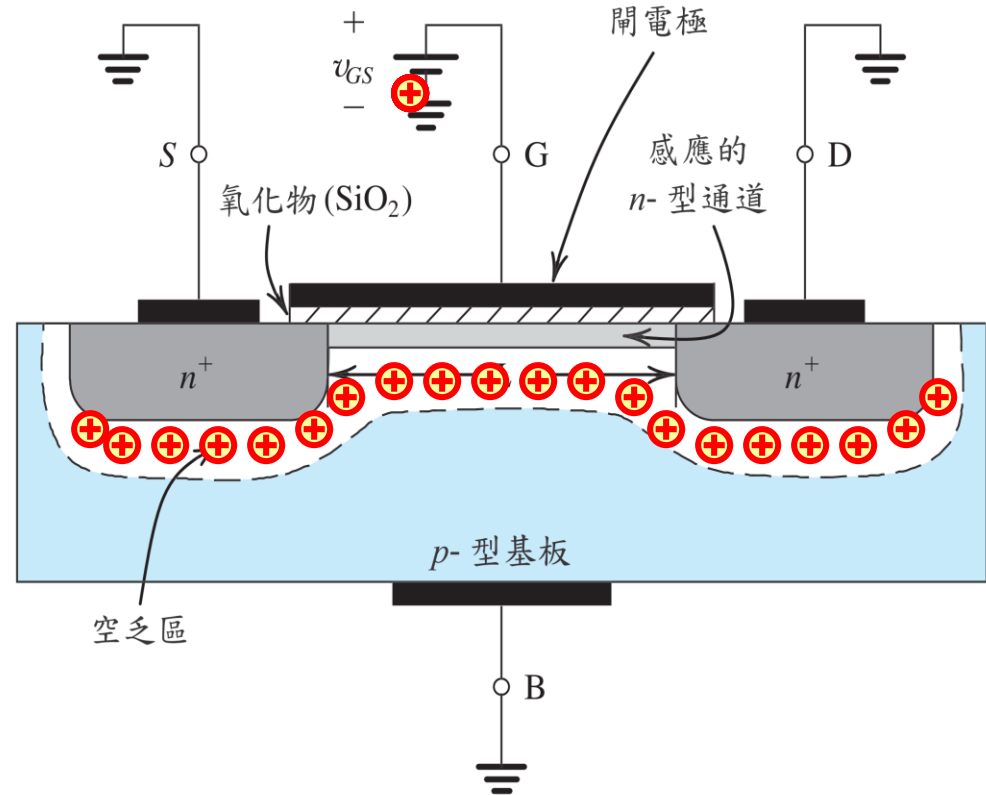


圖 5.2: 增強型 NMOS 電晶體，其閘極加上正電壓。一個 n 型通道在閘極下的基板表面被感應出來

Q: 假如 (1) 源極與汲極接地 (2) 施加正電壓於閘極會發生什麼事？參閱右圖

- **步驟 #3:** 此「遷移」使得不能移動的負電荷露出(其原本被自由電洞所中和)
- **步驟 #4:** 正閘極電壓會把電子從 n^+ 源、汲極吸引到通道區

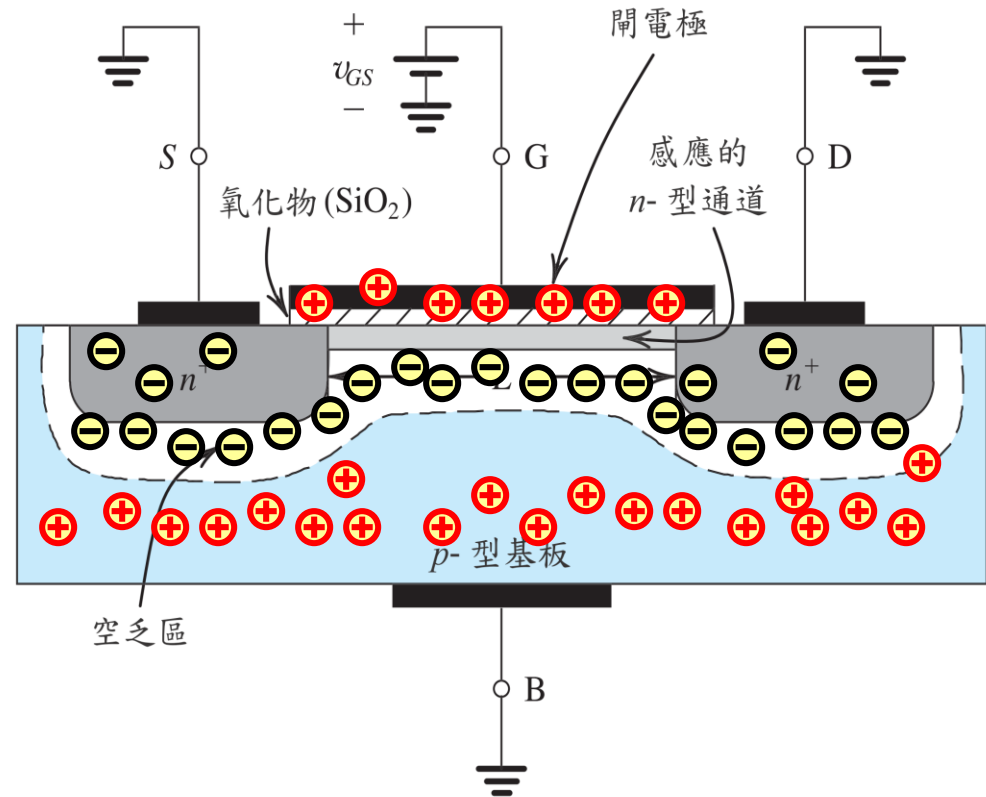


圖 5.2: 增強型 NMOS 電晶體，其閘極加上正電壓。一個 n 型通道在閘極下的基板表面被感應出來

Q: 假如 (1) 源極與汲極接地 (2) 施加正電壓於閘極會發生什麼事？參閱右圖

- **步驟 #5:** 當「這些」電子累積到足夠的數目時，一個 n 型區形成...
 - ...將源極與汲極區連接起來
- **步驟 #6:** 這為電流提供了一個流經 D 與 S 之間的路徑

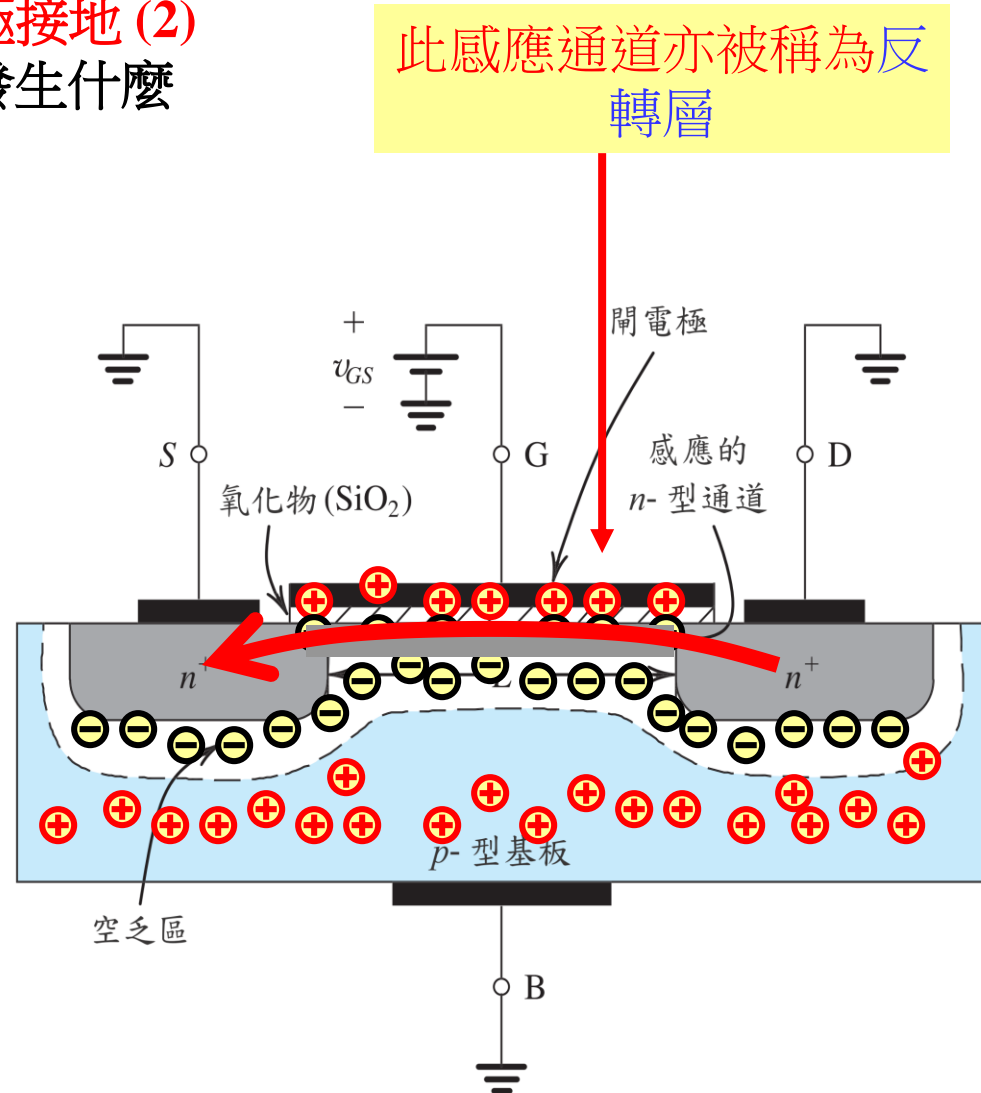


圖 5.2: 增強型 NMOS 電晶體，其閘極加上正電壓。一個 n 型通道在閘極下的基板表面被感應出來

5.1.3.電流通道的形成

V_{tn} 是用於 n 型 MOSFET ; V_{tp} 是用於 p 型通道

- **臨界電壓** (V_t) – 是形成汲極與源極間傳導通道的**最小** v_{GS} 值
 - 一般範圍在0.3與0.6 V_{dc} 之間
- **場效** – 當施加正 v_{GS} 時，閘極與感應 n 通道間會產生**電場** – 此通道的導電率受電場強度的**影響**
 - SiO_2 層為介電層

- **有效 / 過驅電壓** – v_{GS} 超過 V_t 的部分

$$(eq5.1) \quad v_{GS} - V_t \equiv v_{OV}$$

- **氧化層電容** (C_{ox}) – 是**平行板電容**的單位閘極面積電容 (單位為 F/m^2)

ϵ_{ox} is permittivity of $\text{SiO}_2 = 3.45 \times 10^{-11} (F/m)$
 t_{ox} is thickness of SiO_2 layer

$$(eq5.3) \quad C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \text{ in } F / m^2$$

5.1.3.電流通道的形成

- **Q:** 形成 n 通道的條件為何？
 - **A:** 跨越「氧化層」的電壓必須超過 V_t
- 例如：當 $v_{DS} = 0 \dots$
 - 沿著通道上每一點，電壓均為零
 - 跨過氧化層的電壓是均勻的並等於 v_{GS}

- **Q:** 如何表示通道內所含的電荷量值？

- **A:**

W and L represent width and length of channel respectively

$$\text{(eq5.2) } |Q| = C_{ox} (WL) v_{OV} \text{ in } C$$

- **Q:** v_{OV} 在 n 型通道內的影響為何？
 - **A:** 當 v_{OV} 增加， n 通道的深度與傳導率也會

5.1.4. 低 v_{DS} 值下的操作

- 當施加 v_{GS} ，提供給 i_{DS} 的通道就會存在
- 因此，我們預期以 v_{DS} 去影響電流
- 首先，考慮當 v_{DS} 很小的情形(50mV左右的情形)

5.1.4. 低 v_{DS} 值下的操作

- **Q:** 當 v_{DS} 值很小時，如何計算 i_{DS} (亦即 i_D) ?

- **A:**

μ_n represents mobility of electrons at surface of the n-channel in m^2/Vs

$$(eq5.7) \ i_D = \underbrace{\left(C_{ox} W v_{OV} \right)}_{\substack{\text{charge per unit} \\ \text{length of} \\ \text{n-channel} \\ \text{in } C/m}} \underbrace{\left(\frac{\mu_n v_{DS}}{L} \right)}_{\substack{\text{electron} \\ \text{drift velocity} \\ \text{in } m^2/Vs}} \text{ in } A$$

- **Q:** 此式的由來為何？

- **A:** 電流可由單位通道長度的電荷以及電子飄移速度來表示

5.1.4. 低 v_{DS} 值下的操作

- **Q:** 如何計算單位通道長度的電荷 (Q/uL) ?
 - **A:** 當 v_{DS} 值很小時，仍可假設閘極與 n 通道間的電壓是恆定的 (沿著他的長度) – 並且等同於 v_{GS}
 - **A:** 因此，閘極與 n 通道間的有效電壓仍等於 v_{OV}
 - **A:** 因此，可以使用之前的式 (5.2)

5.1.4. 低 v_{DS} 值下的操作

- **Q:**如何計算單位通道長度的電荷 (Q/uL)?

- **A:** 採用式 (5.2) 來計算單位通道長度的電荷

- **Q:** 如何計算電子飄移速度?

- **A:** v_{DS} 會建立一個跨越通道的電場 E ，這可用來計算電子飄移速度

action: divide both sides by L

$$(eq5.2) \quad |Q| = C_{ox} (WL) v_{OV} \quad \text{in } C$$

$$(eq5.4) \quad \frac{|Q|}{L} = C_{ox} W v_{OV} \quad \text{in } C / m$$

$$(eq5.5) \quad |E| = \frac{v_{DS}}{L} \quad \text{in } V / m$$

$$(eq5.6) \quad \text{電子飄移速度}$$

$$= \mu_n |E| \quad \text{in } \frac{V}{m} \frac{m^2}{Vs} = \frac{m}{s}$$

5.1.4. 低 v_{DS} 值下的操作

- Q: 如何計算單位通道長度的電荷 (Q/uL)?

此兩者的值可採用安培來表示電流 (亦即 C/s)

action: divide both sides by L

$$(eq5.2) \quad |Q| = C_{ox} (WL) v_{OV} \quad \text{in } C$$

$$(eq5.4) \quad \frac{|Q|}{L} = C_{ox} W v_{OV} \quad \text{in } C/m$$

$$(eq5.5) \quad |E| = \frac{v_{DS}}{L} \quad \text{in } V/m$$

$$(eq5.6) \quad \text{電子飄移速度}$$

$$= \mu_n |E| \quad \text{in } \frac{V}{m} \frac{m^2}{Vs} = \frac{m}{s}$$

5.1.4. 低 v_{DS} 值下的操作

- **Q:** 從式(5.7)可觀察到什麼？
 - **A:** 當 v_{DS} 值很小時，通道像是一個線性的電阻，其值由 v_{OV} 控制

$$\text{(eq5.7)} \quad i_D = \left[(\mu_n C_{ox}) \frac{W}{L} v_{OV} \right] v_{DS} \quad \text{in } A$$

$$\text{(eq5.8a)} \quad r_{DS} = \frac{v_{DS}}{i_D} = \frac{1}{\underbrace{(\mu_n C_{ox})}_{\substack{\text{process} \\ \text{transconductance} \\ \text{parameter}}} \left(\frac{W}{L} \right) v_{OV}} \quad \text{in } \Omega$$

aspect ratio

5.1.4. 低 v_{DS} 值下的操作

此 v_{OV} 代表 n 通道的深度 — 若不假設恆定會如何？此式會如何改變？

- **Q:** 從式(5.7)可觀察到什麼？

此式是第五章中**非常重要**的式子。通道像是一個線性的電阻，其

$$(eq5.7) \quad i_D = \left[(\mu_n C_{ox}) \frac{W}{L} v_{OV} \right] v_{DS} \quad \text{in } A$$

$$(eq5.8a) \quad r_{DS} = \frac{v_{DS}}{i_D} = \frac{1}{\underbrace{(\mu_n C_{ox})}_{\text{process transconductance parameter}} \left(\frac{W}{L} \right) v_{OV}} \quad \text{in } \Omega$$

process transconductance parameter aspect ratio

5.1.4. 低 v_{DS} 值下的操作

- **Q:** r_{DS} 依賴哪三個因子？
 - **A:** 製程互導參數 ($\mu_n C_{ox}$) – 由製程技術決定
 - **A:** 寬長比 (W/L) – 視大小需求/分配而定
 - **A:** 過驅電壓 (v_{OV}) – 由使用者施加

5.1.4. 低 v_{DS} 值下的操作

k_n 為 MOSFET 互導參數，以 $\mu_n C_{ox} W/L$ 來表示

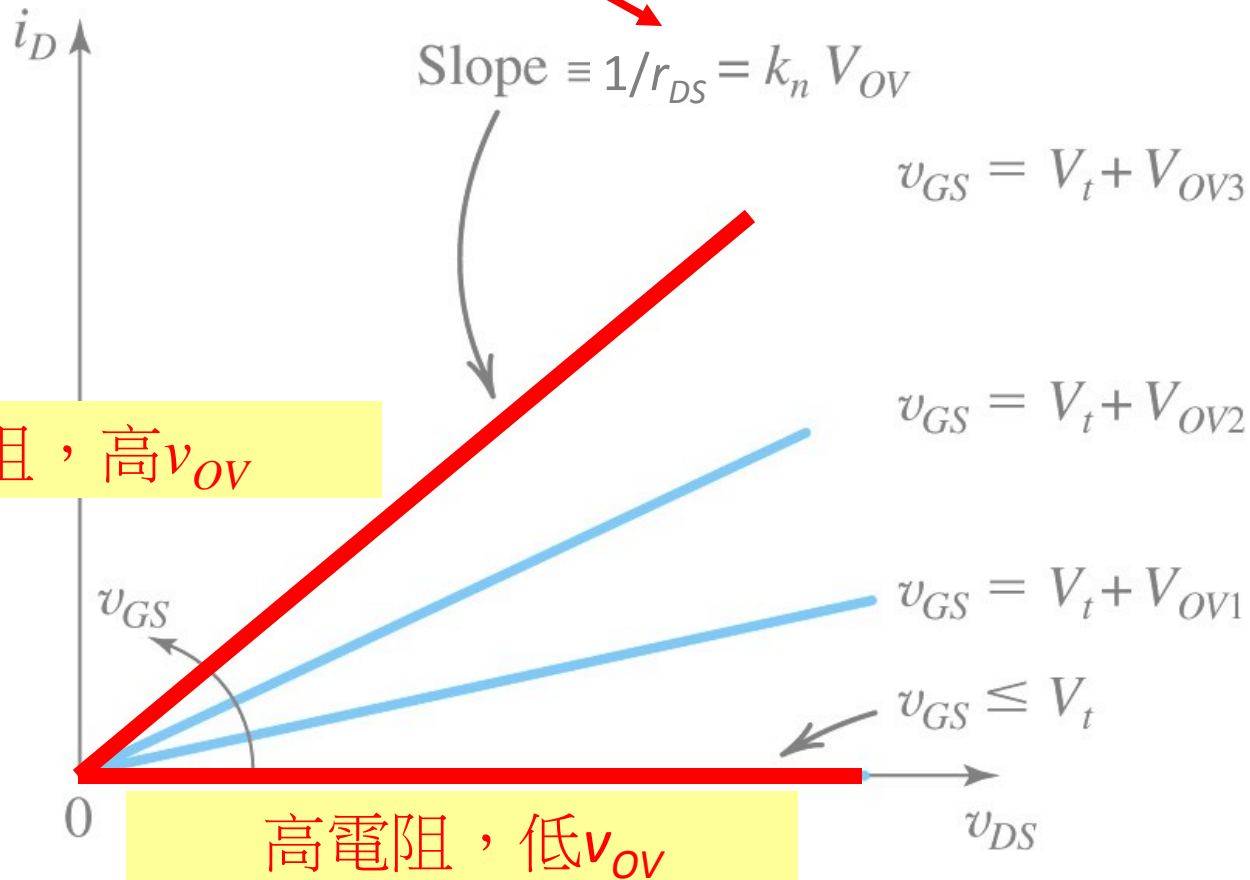


圖 5.4: 當加在汲極和源極間的電壓 V_{DS} 很小時，圖 5.3 MOSFET 的 i_D - v_{DS} 特性，此元件的操作有如一阻值由 v_{GS} 控制的線性電阻。²³

5.1.5. v_{DS} 增大時的操作

- **Q:** 當 v_{DS} 增強時， i_D 會發生什麼事？
 - **A:** 它們之間的關係不再是線性型態
- **Q:** 該如何解釋此非線性型態？
 - **步驟 #1:** 假設 v_{GS} 的值大於 V_t 時是維持恆定的。
 - **步驟 #2:** 同時假設 v_{DS} 是跨越 n 通道的電壓降
 - **步驟 #3:** 電壓會自通道的源極 v_{GS} 降至汲極 v_{GD} ...
 - $v_{GD} = v_{GS} - v_{DS}$
 - $v_{GD} = V_t + v_{OV} - v_{DS}$

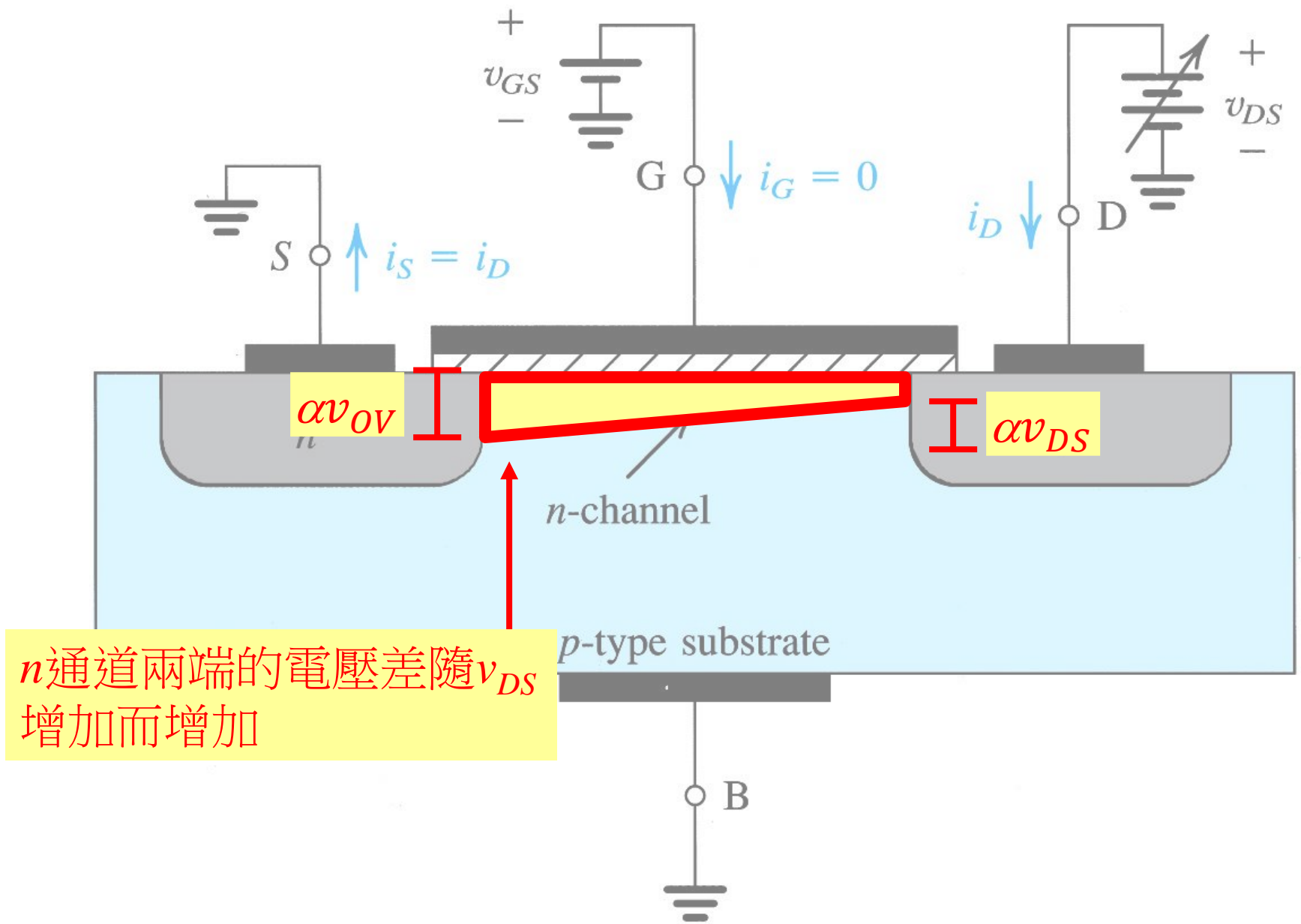
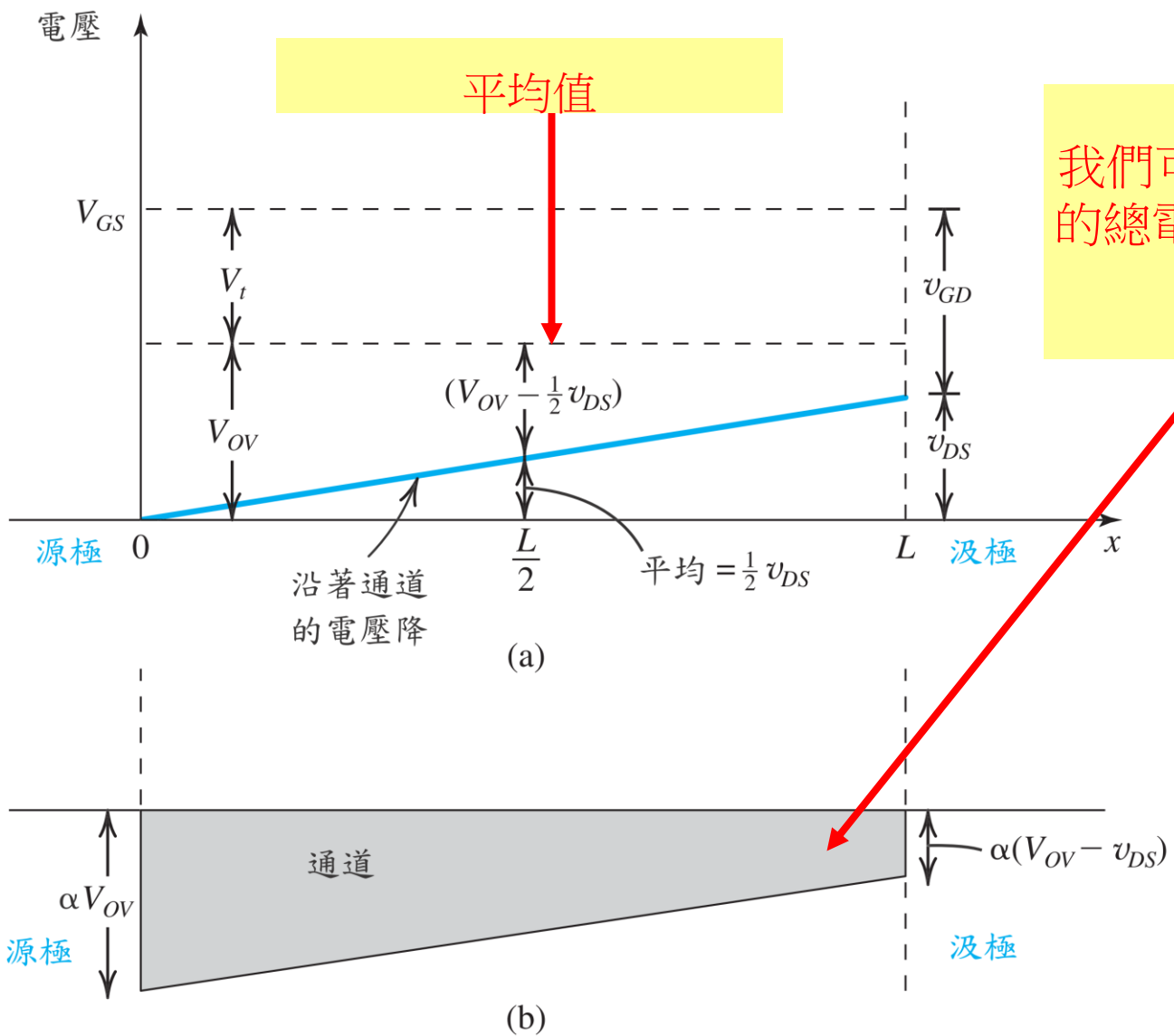


圖 5.5: 當 v_{DS} 增加時增強型 NMOS 電晶體的操作。



我們可以定義儲存在通道內的總電荷為 $|Q|$ ，亦即梯行面積

圖 5.6(a): (a) 對於一個 $v_{GS} = V_t + V_{OV}$ 的 MOSFET，加上 v_{DS} 會使電壓降沿著通道呈現線性分布，而其平均值為 $\frac{1}{2}v_{DS}$ ，為位於通道中點的電壓。因為 $v_{GS} > V_t$ ，在汲極端通道仍然能夠維持。(b) 對應於 (a) 狀況下的通道形狀。源極端的通道深度仍然與 V_{OV} 成正比，而汲極端則與 $(V_{OV} - v_{DS})$ 成正比。

Q: 該如何解釋此非線性型態?

- 步驟 #4: 以 v_{DS} 及 V_{OV} 定義 i_{DS}

(eq5.7) $i_D = \left[(\mu_n C_{ox}) \frac{W}{L} \overbrace{\left(V_{OV} - \frac{1}{2} v_{DS} \right)}^{\text{action: replace } v_{OV} \text{ with } V_{OV} - \frac{1}{2} v_{DS}} \right] v_{DS}$

i_D 受明顯的 V_{OV} 影響 (非固有的 v_{DS})，在 $v_{DS} > V_{OV}$ 之後不再改變

(eq5.14) $i_D = \begin{cases} (\mu_n C_{ox}) \frac{W}{L} (V_{OV} - \frac{1}{2} v_{DS}) v_{DS} & \text{if } v_{DS} < V_{OV} \\ (\mu_n C_{ox}) \frac{W}{L} (V_{OV} - \frac{1}{2} v_{DS}) v_{DS} & \text{otherwise} \end{cases}$

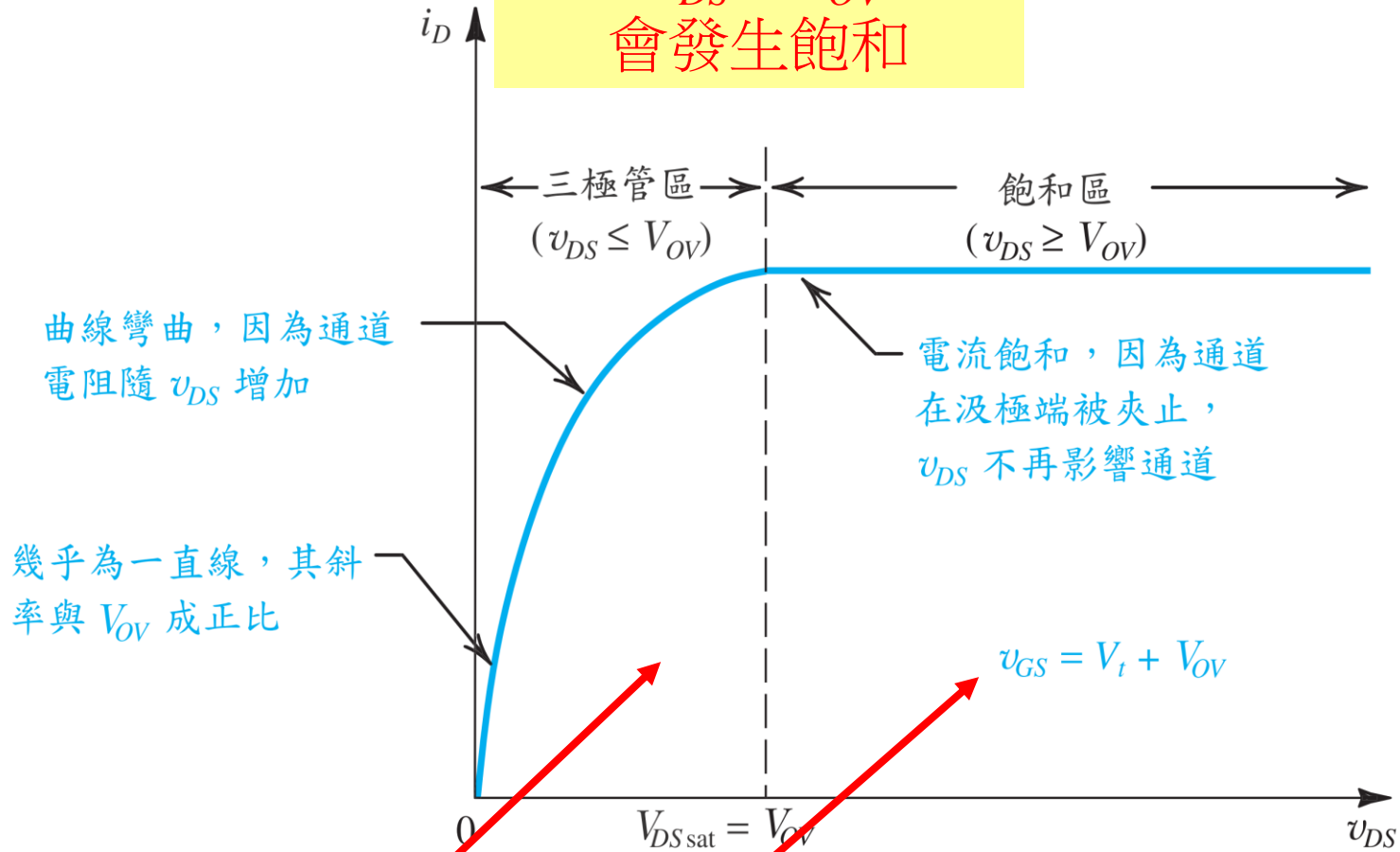
if $v_{DS} > V_{OV}$ then $v_{DS} = V_{OV}$

(eq5.14) $i_D = \begin{cases} (\mu_n C_{ox}) \frac{W}{L} (V_{OV} - \frac{1}{2} v_{DS}) v_{DS} & \text{if } v_{DS} < V_{OV} \\ \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 & \text{otherwise} \end{cases}$

in A

三極管與飽和區

一旦 $v_{DS} > V_{OV}$ ，就會發生飽和



$$(\text{eq5.14}) \quad i_D = \begin{cases} \text{三極: } \left(\mu_n C_{ox} \right) \frac{W}{L} \left(v_{OV} - \frac{1}{2} v_{DS} \right) v_{DS} & \text{if } v_{DS} < v_{OV} \\ \text{飽和: } \frac{1}{2} \left(\mu_n C_{ox} \right) \frac{W}{L} v_{OV}^2 & \text{otherwise} \end{cases} \quad \text{in A}$$

夾止不代表電流被截斷

5.1.6. $v_{DS} \geq V_{OV}$ 時的操作

- 在5.1.5節我們假設 n 通道是變尖的，但並未發生通道夾止
- 當 $v_{GD} > V_t$ 時，梯行不會變成三角形
- **Q:** 若 $v_{DS} > V_{OV}$ 會發生什麼事？
- **A:** MOSFET 會進入飽和區。 v_{DS} 任何的增加，都不會對 i_D 造成影響

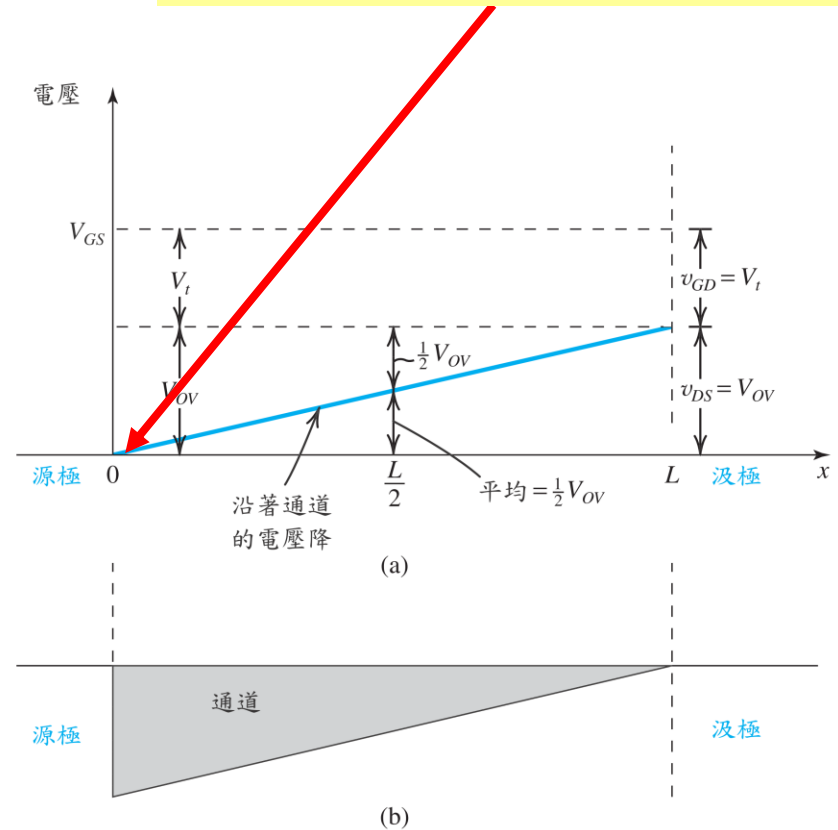


圖 5.8: 一個操作在 $v_{GS} = V_t + V_{OV}$ 條件下的 MOSFET，其 v_{DS} 增加到 V_{OV} 的狀態。在汲極端， v_{GD} 降到 V_t ，汲極端的通道深度降為零（夾止）。此時，MOSFET 進入飽和區操作。更進一步增加 v_{DS} (超過 $V_{DSSat} = V_{OV}$) 對通道形狀沒有影響， i_D 維持不變

例題 5.1

- 考慮一個製程技術，其 $L_{min} = 0.4\mu\text{m}$ 、 $t_{ox} = 8\text{nm}$ 、 $\mu_n = 450\text{cm}^2/\text{V} \cdot \text{s}$ ，且 $V_t = 0.7\text{V}$
- **Q(a):** 求 C_{ox} 及 k'_n
- **Q(b):** 對一個 $W/L = 8\mu\text{m}/0.8\mu\text{m}$ 的 MOSFET，計算所需之 V_{OV} 、 V_{GS} 及 V_{DSmin} 值以使電晶體操作在飽和區且直流汲極電流 $I_D = 100\mu\text{A}$
- **Q(c):** 就 (b) 之元件，求所需之 V_{OV} 和 V_{GS} 值以使元件在極小 v_{DS} 之下的表現為一 1000Ω 之電阻。

例題 5.1

- 步驟 #1: 以式 (5.3) 計算

C_{ox}

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = \frac{\overbrace{3.45 \times 10^{-11} \text{ F / m}}^{\text{applies for SiO}_2}}{8 \times 10^{-9} \text{ m}}$$
$$= 4.32 \text{ fF / } \mu\text{m}^2$$

- 步驟 #2: 以式 (5.11) 計算

k'_n

$$k'_n = \mu_n C_{ox} = 450 \frac{\text{cm}^2}{\text{V} \cdot \text{s}} \times 4.32 \frac{\text{fF}}{\mu\text{m}^2}$$
$$= 194 \frac{\mu\text{A}}{\text{V}^2}$$

例題 5.1

- **步驟#3:** 以式 (5.17) , 用 V_{OV} 定義飽和區的 I_D .

- 帶入我們所知的值 , 解 v_{DS} ...

- **步驟#4:** $V_{DS} = V_{OV}$

$$i_D = \frac{1}{2} \overbrace{(\mu_n C_{ox})}^{194 \mu A/V^2} \left(\frac{W}{L} \right) \overbrace{V_{OV}^2}^{\substack{\text{defined} \\ \text{in prob} \\ \text{state} \\ \text{as } 10}} = 100 \mu A$$

action: solve for v_{DS}

$$= \frac{1}{2} (194 \mu A / V^2) (10) V_{OV}^2 = 100 \mu A$$

$$V_{OV} = \sqrt{\frac{200 \mu A / V^2}{194(10) \mu A}} = 0.32V$$

$$V_{DS} = V_{OV} = 0.32V$$

例題 5.1

- **步驟#5:** 以式 (5.8) 及 V_{OV} 定義 r_D ，並解 V_{OV}

$$r_{DS} = \frac{1}{\underbrace{(\mu_n C_{ox}) \left(\frac{W}{L} \right)}_{194 \mu A/V^2} V_{OV}} \text{ in } \Omega$$

$$= \frac{1}{194(10) V_{OV}} \frac{V^2}{\mu A} = 1000 \Omega \left(\frac{\mu A}{10^{-6} A} \right)$$

action: solve for V_{OV}

- **步驟#6:** 以式(5.1)解 V_{GS}

$$V_{OV} = \frac{1}{194(10)1000} \left(\frac{V^2}{\mu A \Omega} \right)$$

$$= 5.2 \times 10^{-7} \frac{V}{\mu} \frac{\mu}{10^{-6}}$$

$$= 0.52V$$

action: solve for V_{GS}

$$V_{OV} = V_{GS} - V_t$$

$$V_{GS} = V_{OV} + V_t = 0.52V + 0.7V = 1.22V$$

5.1.7. p - 通道 MOSFET 元件

- 圖 5.9(a) 所示為一 p -通道增強型 MOSFET 的截面圖
 - 結構相似，但「相反」於 n -通道
- 互補式元件 – 例如 MOSFET 的 p -通道與 n -通道兩個元件

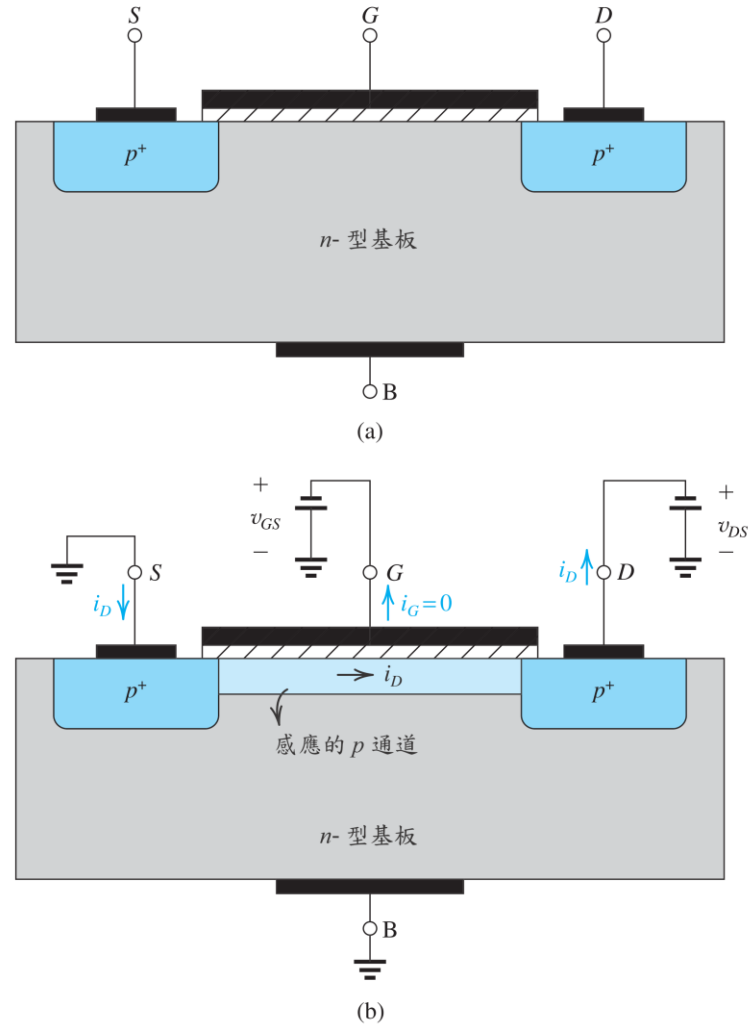


圖 5.9: (a) PMOS 電晶體的物理結構，注意此結構與示於圖 5.1(b) 的 NMOS 電晶體結構類似，不同點只在於各半導體區的極性相反；(b) 一個負電壓 v_{GS} ，其絕對值大於 $|V_{tp}|$ ，被用來誘引出 p 通道，一個負 v_{DS} 則造成從源極到汲極的電流 i_D 。

5.1.7. *p*- 通道 MOSFET 元件

- **Q:** *n*-通道與*p*-通道間的主要差異為何？
 - **A:** 負 (非正) 電壓施加於閘極，很靠近通道
 - 允許電流通過
 - **A:** 臨界電壓以 V_{tp} 表示(之前以 V_t 表示)
 - $|v_{GS}| > |V_{tp}|$

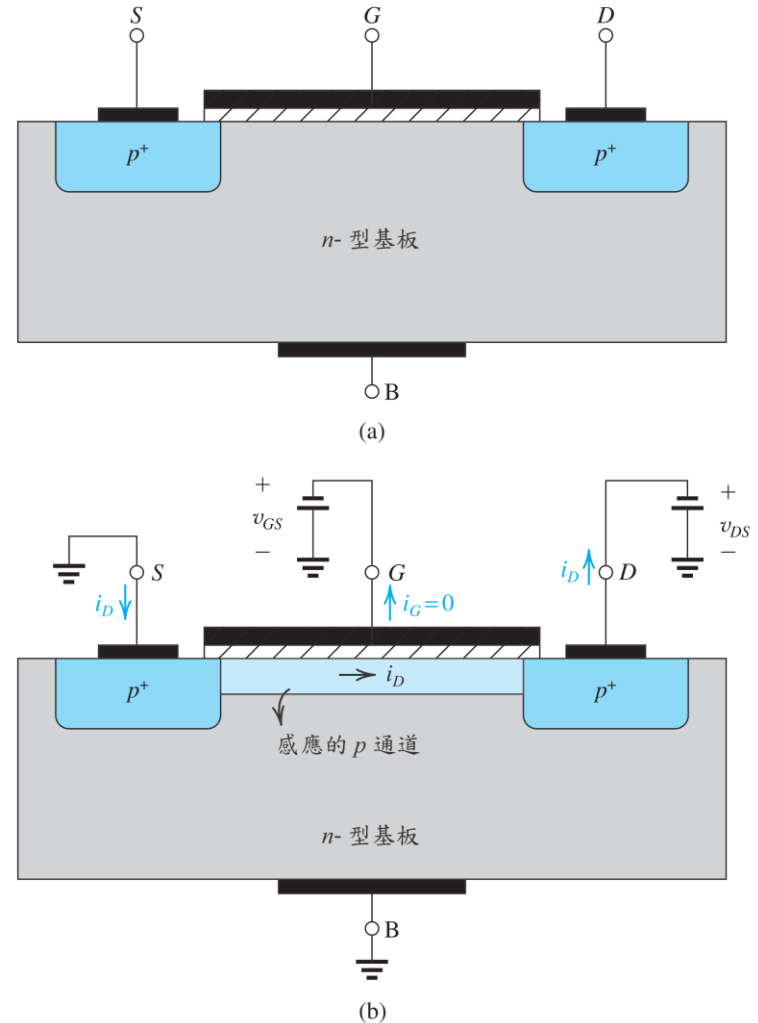


圖 5.9: (a) PMOS 電晶體的物理結構，注意此結構與示於圖 5.1(b) 的 NMOS 電晶體結構類似，不同點只在於各半導體區的極性相反；(b) 一個負電壓 v_{GS} ，其絕對值大於 $|V_{tp}|$ ，被用來誘引出 *p* 通道，一個負 v_{DS} 則造成從源極到汲極的電流 i_D 。

5.1.7. p - 通道 MOSFET 元件

- **Q:** n -通道與 p -通道間的主要差異為何？
 - **A:** 製程互導參數的表示法不同
 - $k'_p = \mu_p C_{ox}$
 - $k_p = \mu_p C_{ox} (W/L)$
 - **A:** 其他都相同，但極性相反...

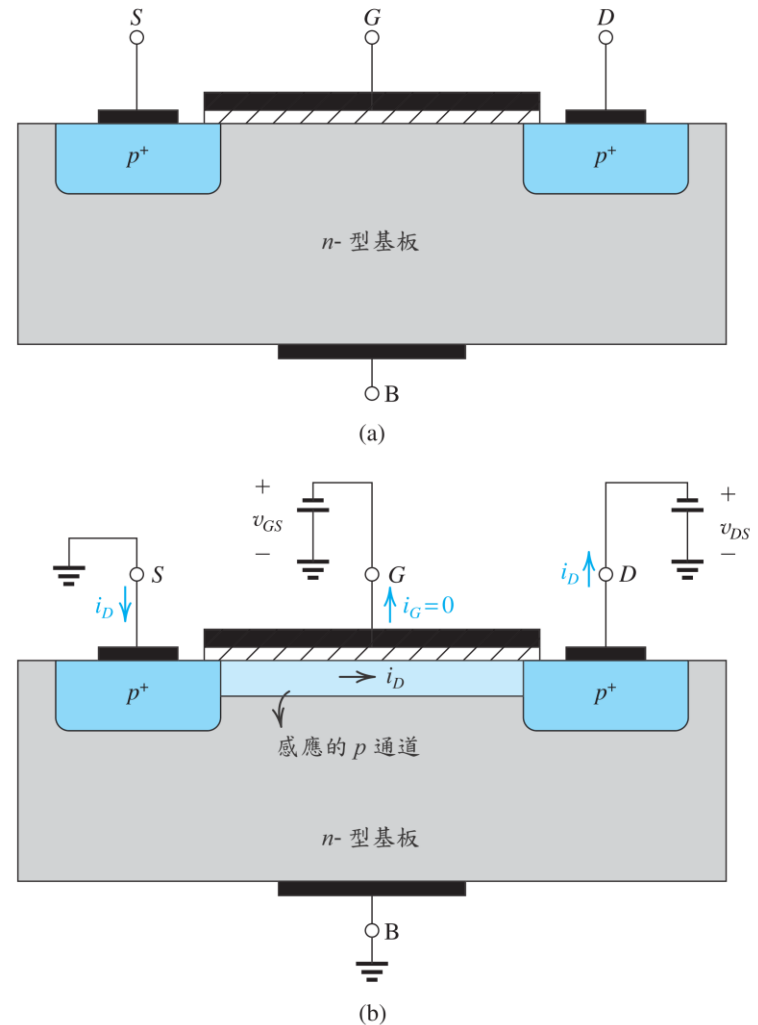


圖 5.9: (a) PMOS 電晶體的物理結構，注意此結構與示於圖 5.1(b) 的 NMOS 電晶體結構類似，不同點只在於各半導體區的極性相反；(b) 一個負電壓 v_{GS} ，其絕對值大於 $|V_{tp}|$ ，被用來誘引出 p 通道，一個負 v_{DS} 則造成從源極到汲極的電流 i_D 。

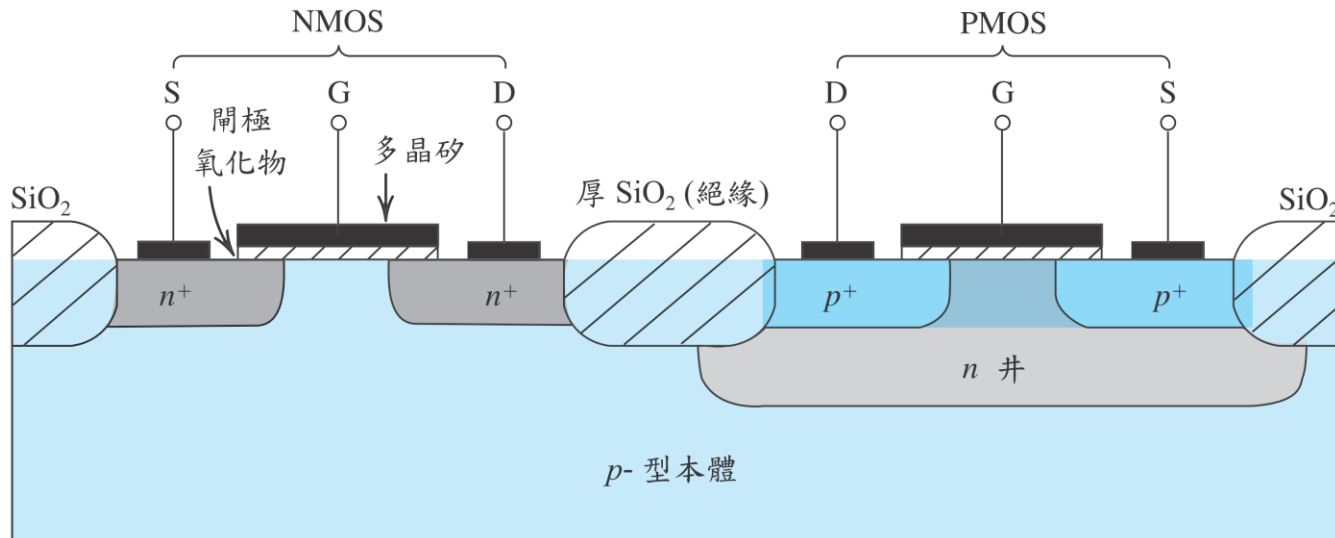
5.1.7. *p*- 通道 MOSFET 元件

- PMOS 技術原本在 MOS 領域具有支配性的地位，然而當製造 NMOS 的技術困難點被突破後，NMOS 完全取代了 PMOS。
- **Q:** 為何NMOS 優於PMOS?
 - **A:** 因為電子的移動率 μ_n 比電洞的移動率 μ_p 高了2到4倍
- **互補式MOS (CMOS) 技術** – 此技術可以在同一晶方上製作 NMOS 與 PMOS 電晶體

5.1.8. 互補式 MOS (CMOS)

圖 5.10: CMOS 積體電路之截面圖。注意 PMOS 電晶體是做在分離的 n - 型區內，此區被稱為 n 井。另外的做法也可以使用 n - 型基板 (本體)，把 n 元件做在 p 井內。圖中並沒有畫出 p - 型基板本體及 n 井的接點。後者是 p - 通道元件的本體接點。

- CMOS 使用兩種不同極性的 MOS 電晶體
 - 較難製造
 - 功能較強大，較有彈性
 - 目前使用上較 NMOS 或 PMOS 更廣泛



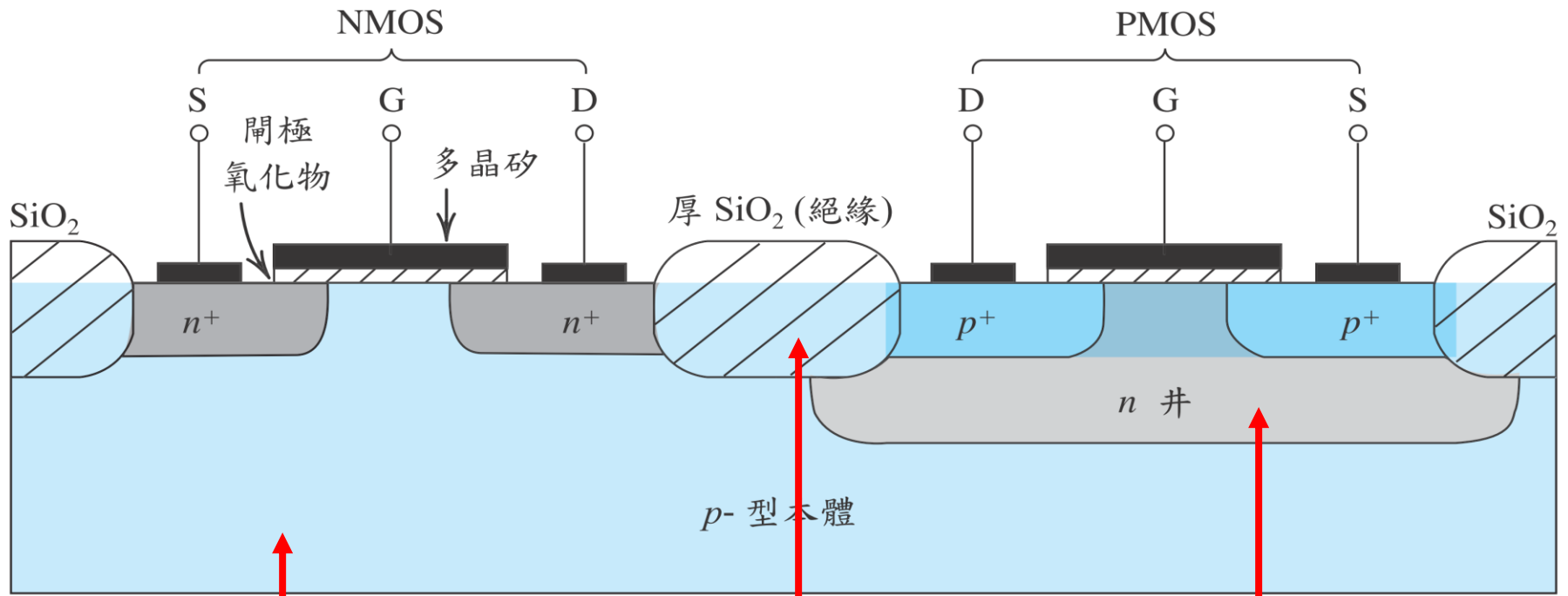


圖 5.10: CMOS 積體電路之截面圖。注意 PMOS 電晶體是做在分離的 n -型區內，此區被稱為 n 井。另外的做法也可以使用 n -型基板(本體)，把 n 元件做在 p 井內。圖中並沒有畫出 p -型基板本體及 n 井的接點。後者是 p -通道元件的本體接點。

p -型半導體提供MOS本體 (並產生 n -通道)

N 井被添加進來以產生 p -通道

SiO_2 用來隔離NMOS與PMOS

快速回顧！

- 用來定義 i_D 的式子
要視 v_{DS} 與 v_{OV} 之間的關係

μ_n represents mobility of electrons at surface of the n -channel in m^2/Vs

$$(eq5.7) \quad i_D = \underbrace{(C_{ox} W v_{OV})}_{\substack{\text{charge per unit} \\ \text{length of} \\ \text{n-channel} \\ \text{in C/m}}} \underbrace{\left(\frac{\mu_n v_{DS}}{L} \right)}_{\substack{\text{electron} \\ \text{drift velocity} \\ \text{in } m^2/Vs}} \text{ in A}$$

- $v_{DS} \ll v_{OV}$

- $v_{DS} < v_{OV}$

- $v_{DS} = v_{OV}$

- $v_{DS} \gg v_{OV}$

$$(eq5.14) \quad i_D = (\mu_n C_{ox}) \frac{W}{L} (V_{OV} - \frac{1}{2} v_{DS}) v_{DS} \text{ in A}$$

$$(eq5.17) \quad i_D = \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} V_{OV}^2 \text{ in A}$$

$$(eq5.23) \quad i_D = \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 (1 + \lambda v_{DS}) \text{ in A}$$

5.2.電流-電壓特性

- 圖 5.11. 顯示一個 n 通道的增強型MOSFET
- 有四個端點：
 - 汲極(D)，閘極(G)，本體(B)，源極(S)
- 假設汲極與源極是相連的

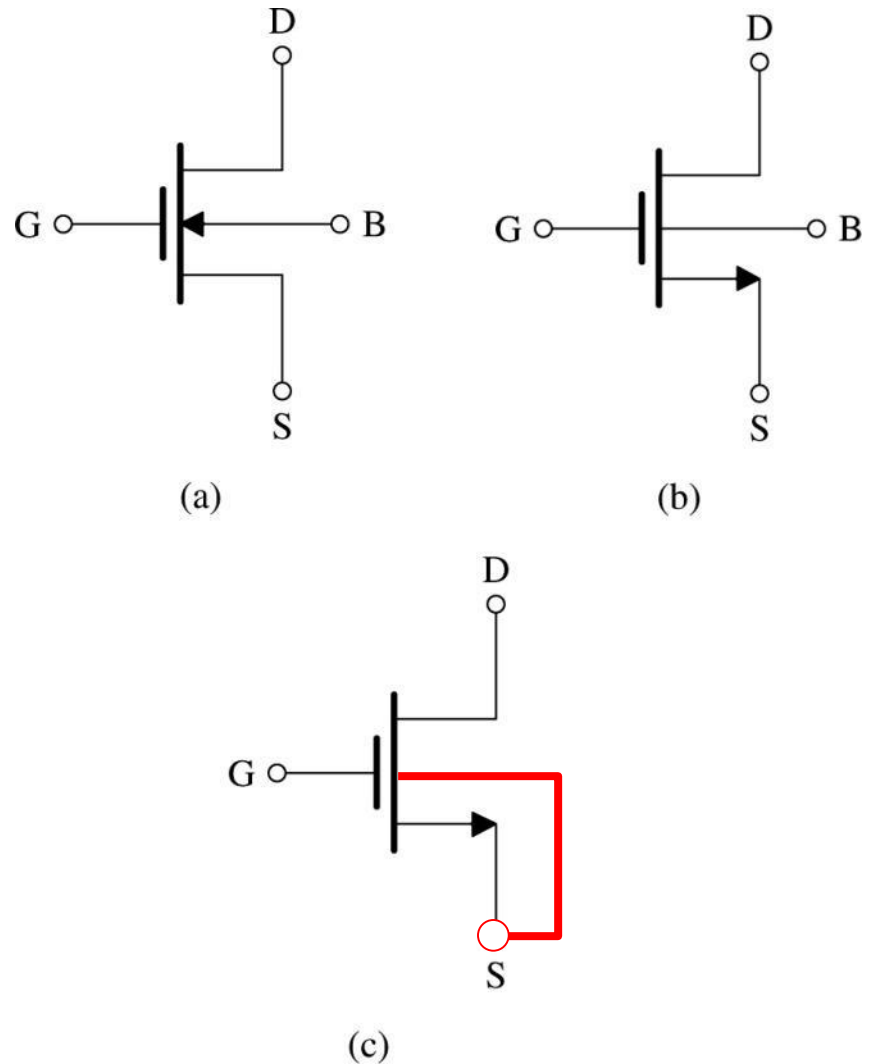
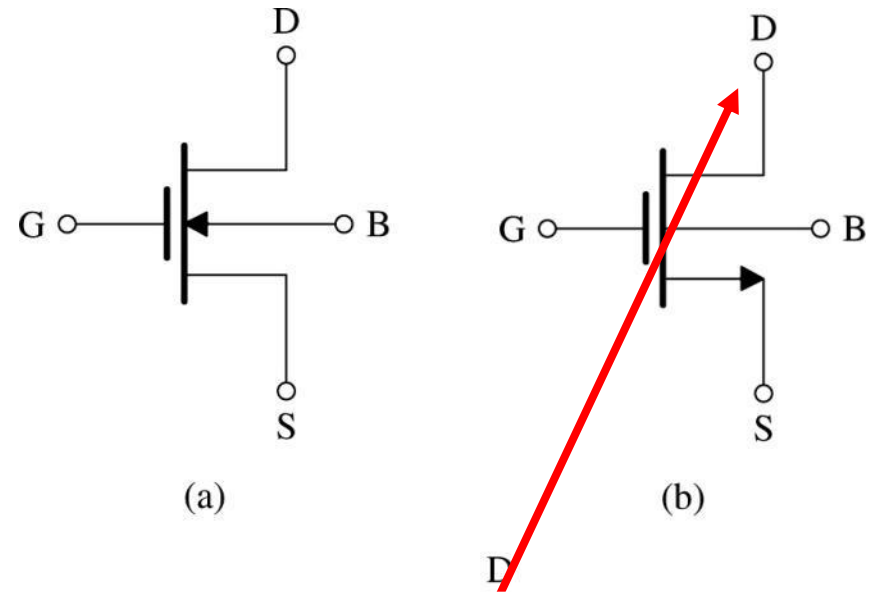


圖 5.11: (a) n -通道增強型 MOSFET 的電路符號；(b) 修正的電路符號其箭頭畫在源極用以區分汲極，並指出元件極性(即 n 通道)；(c) 簡化的電路符號用在源極與本體短路或本體效應對元件操作無關緊要的情況。

5.2.電流-電壓特性

- 雖然 **MOSFET** 是一個對稱的元件，但應用上把汲極、源極標出來較為方便
- **Q:** 如何標定出這兩極？
 - **A:** 藉由施加的電壓極性
- 箭頭所指為正常的電流方向
 - 注意，在 (b) 部分，我們標定電流為 $D \rightarrow S$
 - 不需要畫出本體(B)線的箭頭



汲極(v_D)對源極(v_S)永遠為正

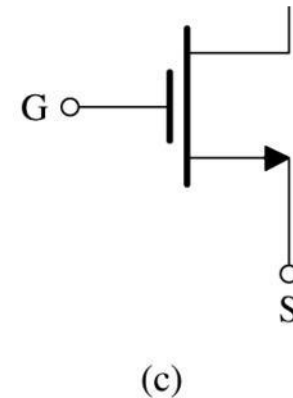


圖 5.11: (a) n- 通道增強型 MOSFET 的電路符號；(b) 修正的電路符號其箭頭畫在源極用以區分汲極，並指出元件極性 (即 n 通道)；(c) 簡化的電路符號用在源極與本體短路或本體效應對元件操作無關緊要的情況。

5.2.2. i_D-v_{DS} 特性

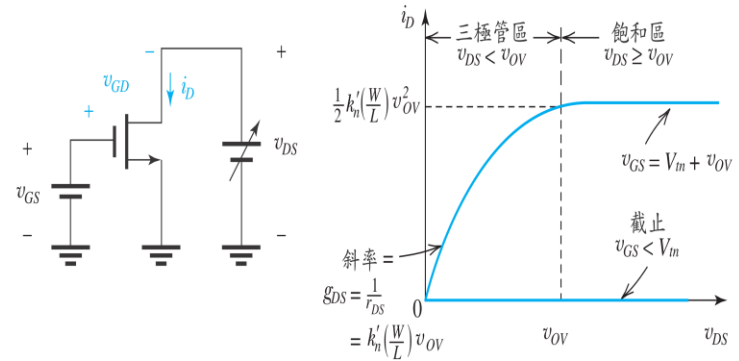
- 表 5.1 編整了 NMOS 在三個可能的操作區個別的條件以及公式：

- 截止區

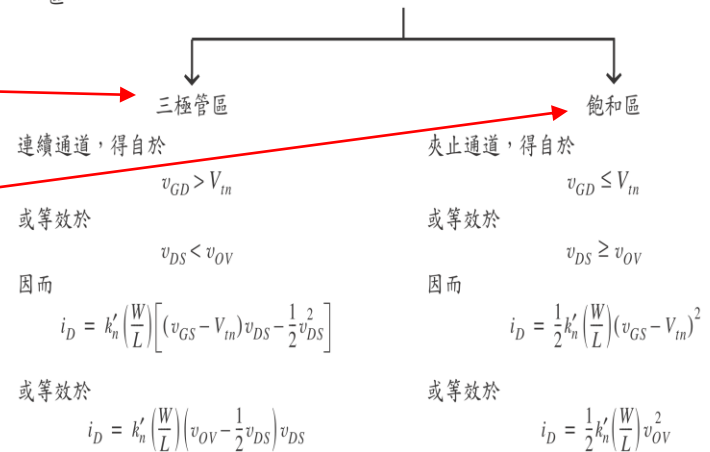
- 三極管區

- 飽和區

表 5.1 增強型 NMOS 電晶體的操作區



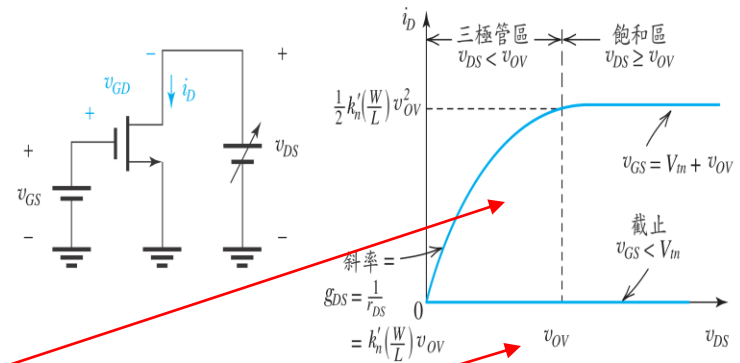
- $v_{GS} < V_m$: 沒有通道，電晶體截止， $i_D = 0$
- $v_{GS} = V_m + v_{OV}$: 引出一條通道，若通道連續，電晶體操作在三極管區，若通道在汲極端夾止，電晶體操作在飽和區。



5.2.2. i_D-v_{DS} 特性

- 在表的上端，畫了一個電路，電路中包括一個 NMOS 電晶體以及兩個用以提供 v_{DS} 與 v_{GS} 的直流電源供應器
- 此電路用來顯示 i_D-v_{DS} 的特性
 - 首先，把 v_{GS} 設在一預定值
 - 接著，變化 v_{DS}
- 兩個曲線表示...
 - $v_{GS} < V_{tn}$
 - $v_{GS} = V_{tn} + v_{OV}$

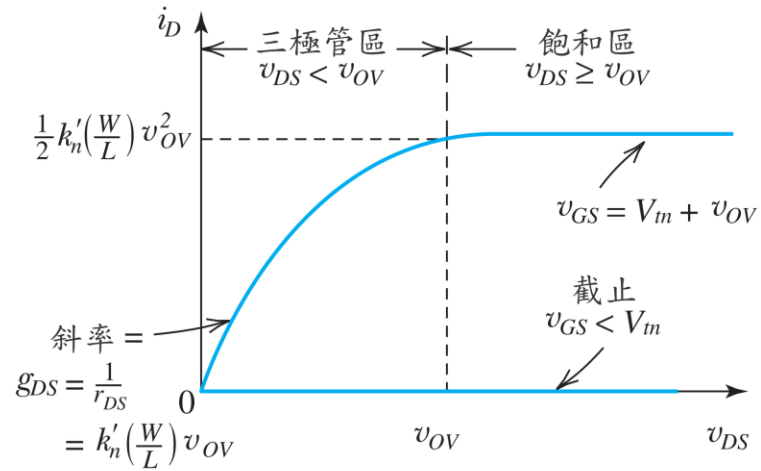
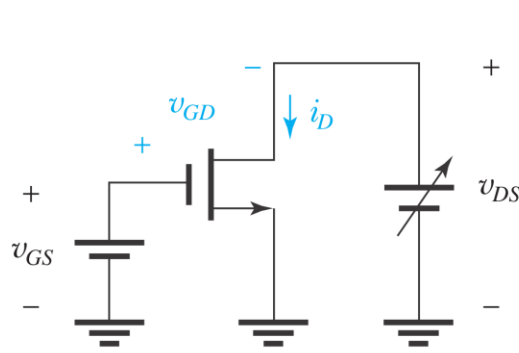
表 5.1 增強型 NMOS 電晶體的操作區



- $v_{GS} < V_{tn}$: 沒有通道，電晶體截止， $i_D = 0$
- $v_{GS} = V_{tn} + v_{OV}$: 引出一條通道，若通道連續，電晶體操作在三極管區，若通道在汲極端夾止，電晶體操作在飽和區。

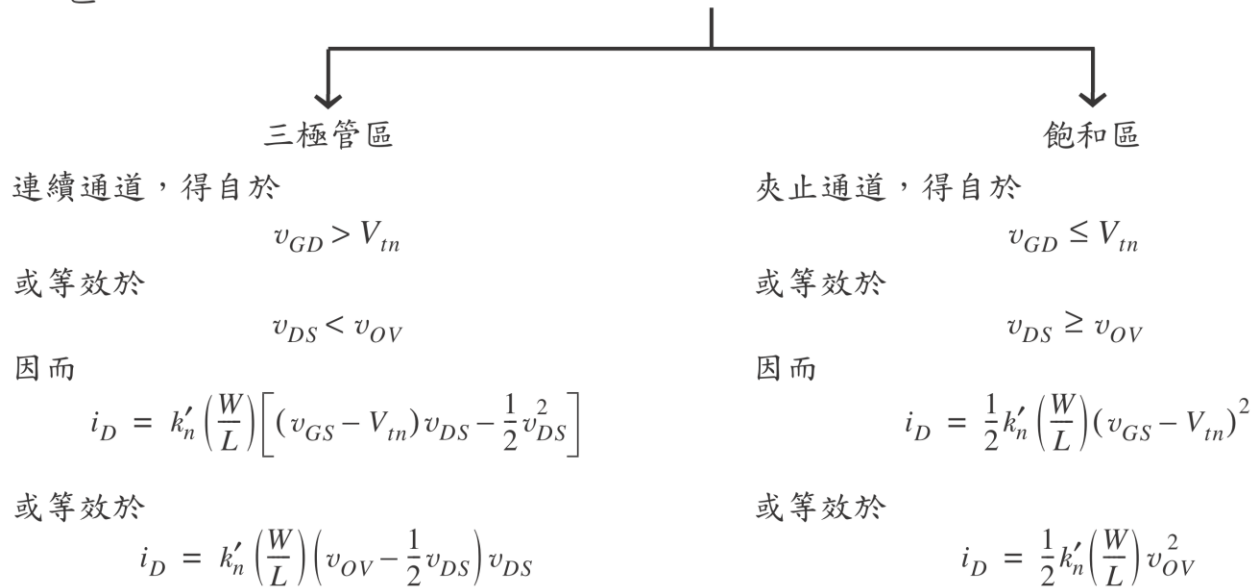
三極管區	飽和區
連續通道，得自於	夾止通道，得自於
$v_{GD} > V_{tn}$	$v_{GD} \leq V_{tn}$
或等效於	或等效於
$v_{DS} < v_{OV}$	$v_{DS} \geq v_{OV}$
因而	因而
$i_D = k'_n \left(\frac{W}{L} \right) \left[(v_{GS} - V_{tn}) v_{DS} - \frac{1}{2} v_{DS}^2 \right]$	$i_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) (v_{GS} - V_{tn})^2$
或等效於	或等效於
$i_D = k'_n \left(\frac{W}{L} \right) \left(v_{OV} - \frac{1}{2} v_{DS} \right) v_{DS}$	$i_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) v_{OV}^2$

表 5.1 增強型 NMOS 電晶體的操作區



■ $v_{GS} < V_{tn}$ ：沒有通道，電晶體截止， $i_D = 0$

■ $v_{GS} = V_{tn} + v_{OV}$ ：引出一條通道，若通道連續，電晶體操作在三極管區，若通道在汲極端夾止，電晶體操作在飽和區。



5.2.2. i_D-v_{DS} 特性

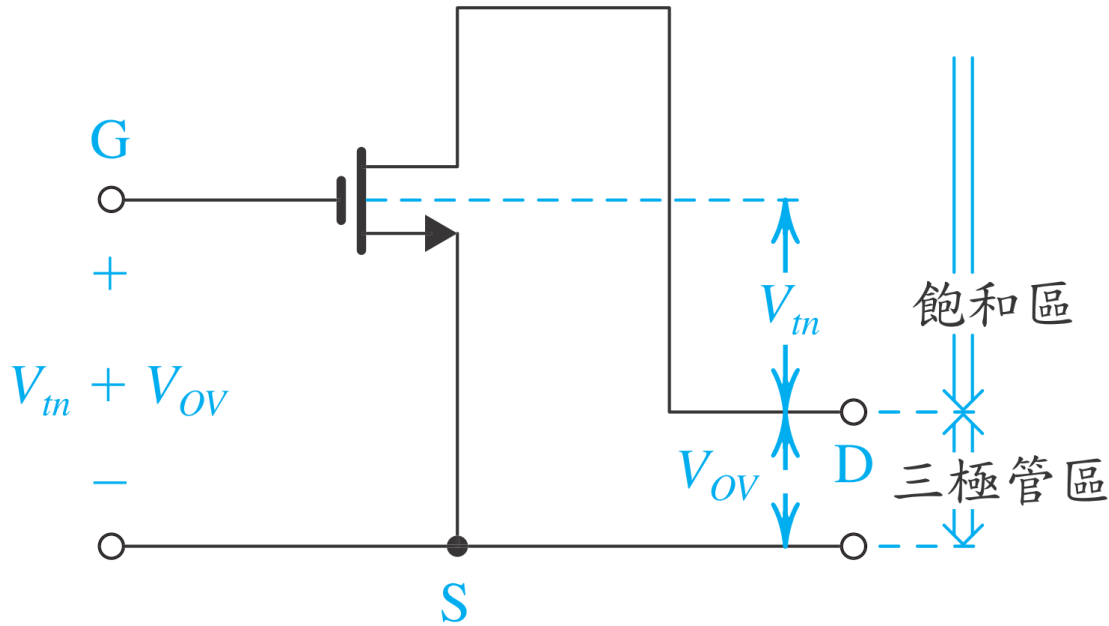


圖 5.12: 增強型 NMOS 電晶體操作在三極管區與飽和區時，各端電壓相對的電位關係。

式 (5.14)

當 v_{GS} 增加，這些也會增加：(1) 飽和電流 (2) 飽和區的開始

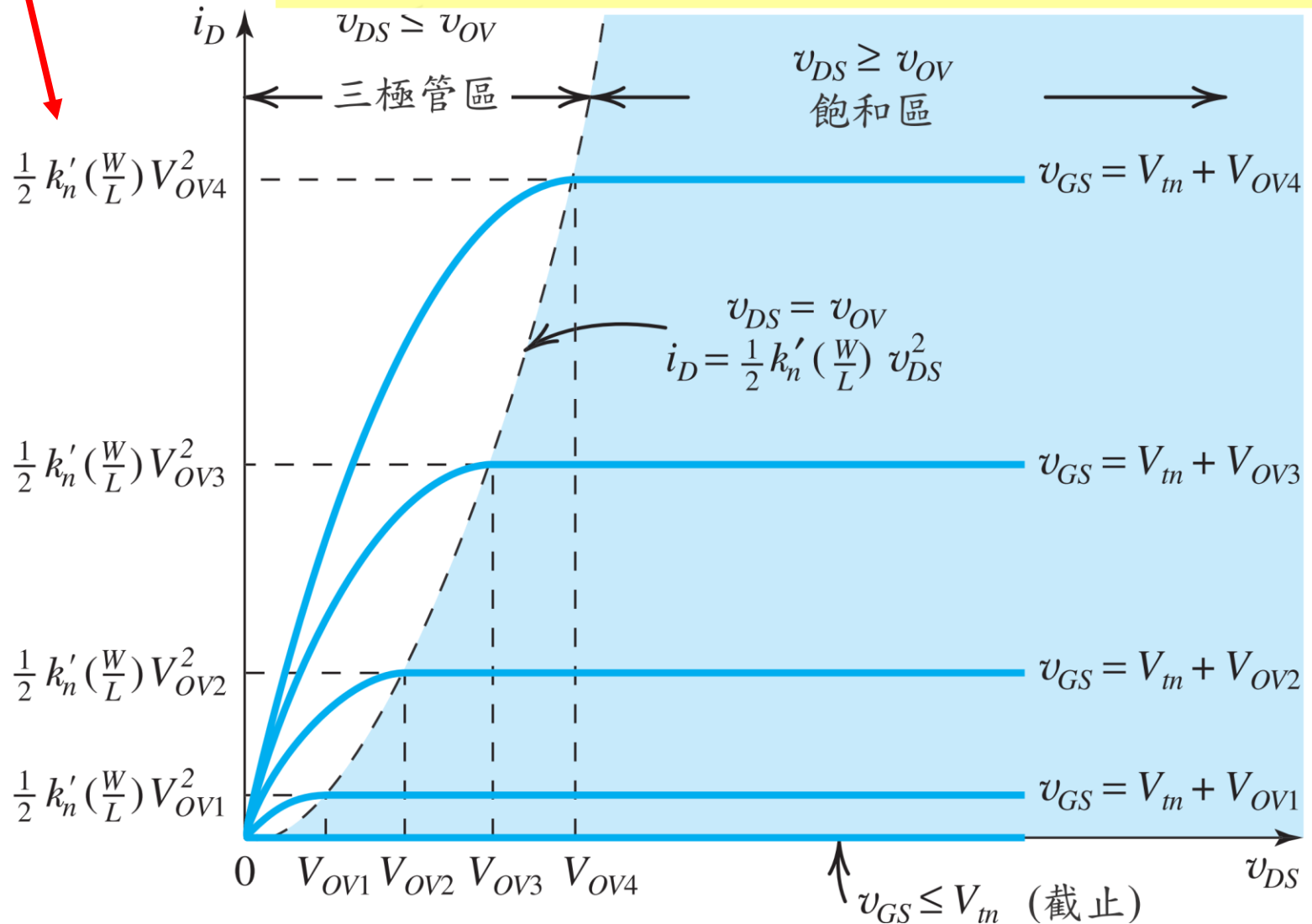


圖 5.13: 增強型 NMOS 電晶體的 $i_D - v_{DS}$ 特性

5.2.2. i_D-v_{DS} 特性

- **Q:** 當用 MOSFET 來設計放大器的時候，它操作在哪一區？
 - **A:** 飽和區
- 在飽和區內，汲極電流 (i_D) ...
 - 由 v_{GS} 決定
 - 與 v_{DS} 無關
- 事實上，MOSFET 被操作成一個 **壓控電流源**
 - 這是放大的關鍵

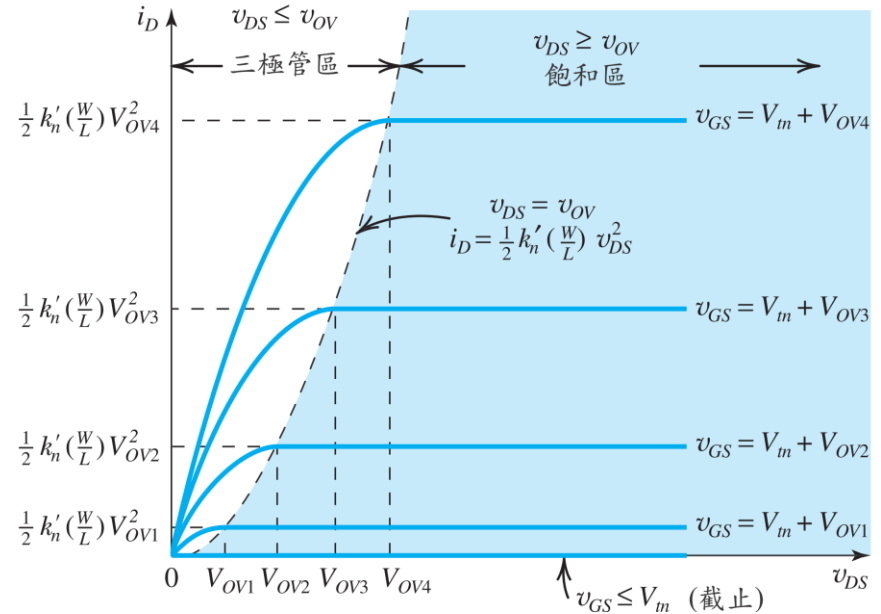


圖 5.13: 增強型 NMOS 電晶體的 i_D-v_{DS} 特性

5.2.2. i_D - v_{DS} 特性

- 事實上，MOSFET 被操作成一個壓控電流源
 - 這是放大的關鍵
 - 見式(5.21)

(式5.21)
$$i_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) \overbrace{(v_{GS} - V_{tn})^2}^{v_{OV}^2}$$

此關係提供MOSFET
作為放大器的基礎

- Q: 式(5.21)有何問題??
 - A: 對 v_{OV} 是非線性的... 不過此處暫不討論

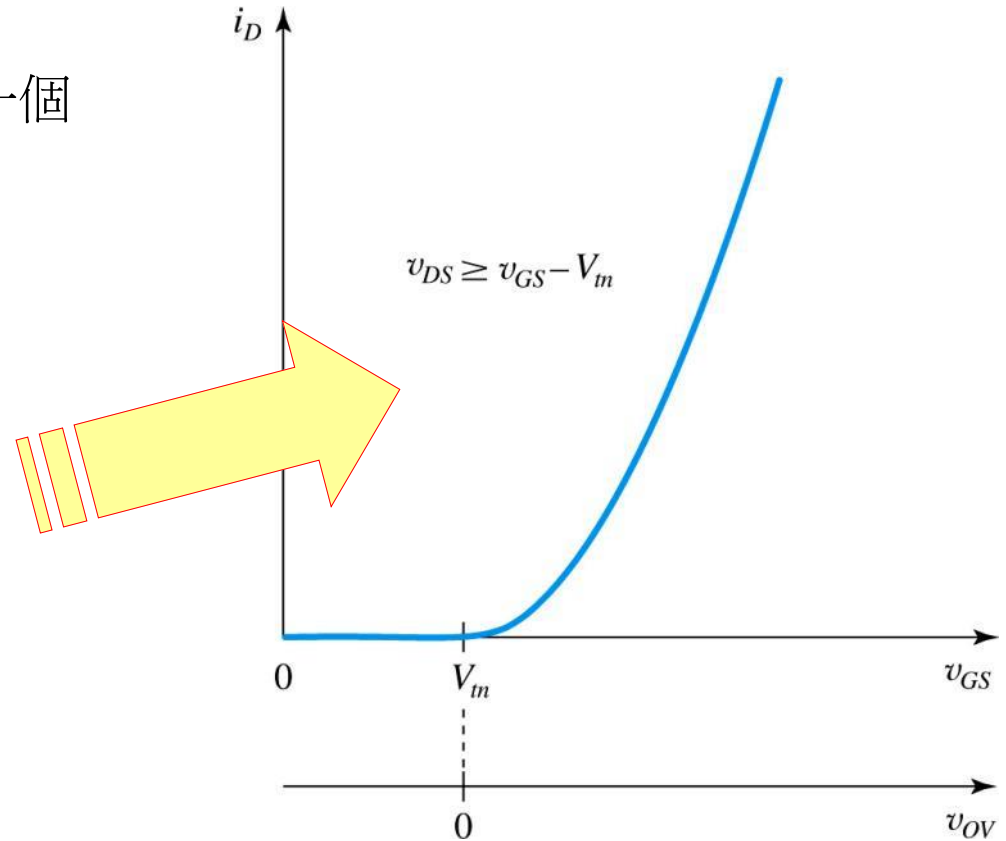
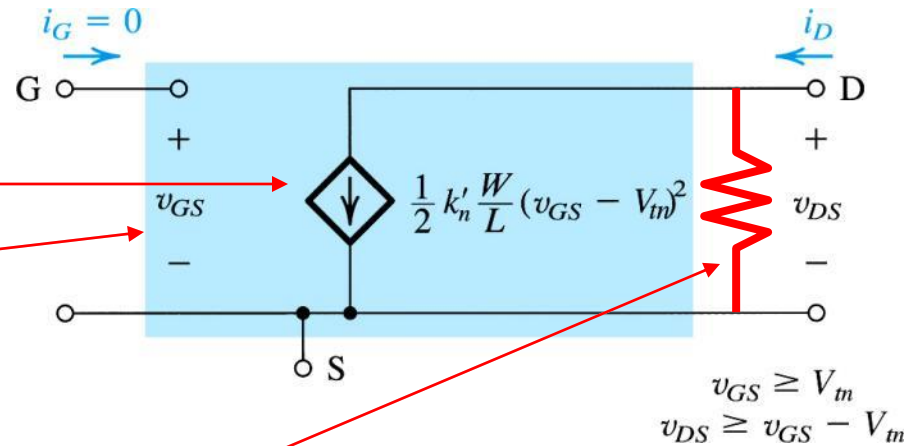


圖 5.14: NMOS 電晶體操作在飽和區時的 $i_D - v_{GS}$ 特性。 $i_D - v_{OV}$ 特性可以用重新標示水平軸的方式得到，即把原點移到 $v_{GS} = V_{tn}$ 。

5.2.2. i_D-v_{DS} 特性

- 圖5.15示範等效電路圖
 - 此電路稱為**大信號等效電路**
 - 電流源為**理想**.
 - **無窮大輸出電阻**表示，在飽和下 i_D 不隨 v_{DS} 改變



注意，在此電路中， i_D 完全獨立於 v_{DS} (因為沒有分路電阻存在)

圖 5.15: n - 通道 MOSFET 操作在飽和區下的大信號等效電路模型

例題 5.2: NMOS 電晶體

- 考慮一個 NMOS 電晶體以一個 $0.18\text{-}\mu\text{m}$ 的製程製作，其 $L = 0.18\mu\text{m}$ 、 $W = 2\mu\text{m}$ 。此製程的參數如下： $C_{ox} = 8.6\text{fF}/\mu\text{m}^2$ 、 $\mu_n = 450\text{cm}^2/\text{Vs}$ 、 $V_{tn} = 0.5\text{V}$ 。
- **Q(a):** 若 MOSFET 操作在飽和的邊緣且 $I_D = 100\mu\text{A}$ ，求 V_{GS} 與 V_{DS}
- **Q(b):** 若 V_{GS} 固定，求 V_{DS} 以使 $I_D = 50\mu\text{A}$ 。
- **Q(c):** 要研究如何把 MOSFET 用作一個線性放大器，我們讓它操作在飽和區且 $V_{DS} = 0.3\text{V}$ 。求 i_D 對應於 v_{GS} 的變化，分別就 v_{GS} 由 0.7V 變化 $+0.01\text{V}$ 與 -0.01V 兩個狀況求值。

例題 5.2: NMOS 電晶體

- **步驟 #1:** 用式 (5.21) 計算 NMOS 的製程互導參數

$$\begin{aligned}
 k'_n = \mu_n C_{ox} &= 450 \frac{cm^2}{V \cdot s} \underbrace{\left(\frac{m}{10^2 cm} \right)^2}_{=1} \times 8.6 \times \frac{fF}{\mu m^2} \underbrace{\left(\frac{F}{10^{15} fF} \right)}_{=1} \underbrace{\left(\frac{10^6 \mu m}{m} \right)^2}_{=1} \\
 &\quad \text{action: account of mismatched units} \\
 &= 450 \frac{m^2}{10^4 V \cdot s} \times 8.6 \times \frac{10^{12} F}{10^{15} m^2} = \underbrace{\left(\frac{450}{10^4} \frac{8.6}{10^3} \right)}_{387 \times 10^6} \frac{m^2}{V \cdot s} \frac{F}{m^2} = 387 \frac{\mu A}{V^2} \\
 &\quad \text{action: combine / separate alike / dislike terms} \\
 &\quad \text{action: simplify units}
 \end{aligned}$$

例題 5.2: NMOS 電晶體

- **步驟 #2:** 用式 (5.12) 計算電晶體互導參數

$$k_n = k'_n \left(\frac{W}{L} \right) = 387 \frac{\mu A}{V^2} \left(\frac{2 \mu m}{0.18 \mu m} \right) = 4.3 \frac{mA}{V^2}$$
- **步驟 #3:** 操作在三極管邊緣及飽和區，用式(5.22)，將 $I_D = 100 \mu A$ 帶入

$$I_D = \frac{1}{2} k_n V_{OV}^2 = 100 \mu A$$

action: solve for v_{OV}
- **步驟 #4:** 解 v_{OV}

$$V_{OV}^2 = 2 \cdot \frac{100 \mu A}{4.3 \frac{mA}{V^2}} = 46.5 mV^2$$

k_n

$$V_{OV} = 0.22V$$

例題 5.2: NMOS 電 晶體

此表示法僅用於三極管與
飽和區之間的邊緣

- 步驟#5: 用式 (5.1) 解 v_{GS}

action: solve for v_{GS}

$$v_{OV} \equiv v_{GS} - V_T$$

$$v_{GS} = v_{OV} + V_{tn}$$

$$v_{GS} = 0.22V + 0.5V = 0.72V$$

- 步驟#6: 用式 (5.18) 解 v_{DS}

$$v_{DS} = v_{OV} = 0.22V$$

V_{OV} 的意義為何？

- **Q:** 前頁投影片中， V_{OV} 計算出來了。此值會隨 V_{DS} 而改變嗎？
 - **A:** 不會
- **Q:** 為什麼？
 - **A:** V_{OV} 代表的是 V_{GS} 與 V_t 之間的差異。只要 V_{GS} 維持不變， V_{OV} 就不變。


例題 5.2: NMOS 電晶體

- **步驟 #7:** 注意，當 I_D 減少， V_{GS} 維持不變時，MOSFET 將進入三極管區

- 記住，這是在邊緣之前

- **步驟 #8:** 用式(5.14) 定義三極管區 I_D 與 V_{DS} 的關係

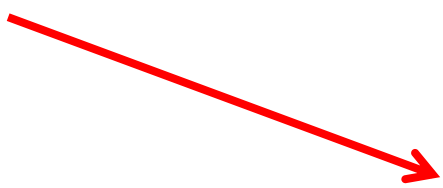
- **步驟 #9:** 解 V_{DS}


$$I_D = (\mu_n C_{ox}) \frac{W}{L} \left(V_{OV} - \frac{1}{2} V_{DS} \right) V_{DS}$$

$$= 50 \mu A$$

action: solve for V_{DS} using quadratic formula

$$= 4.3 \times 10^3 \left(0.22 V_{DS} - \frac{1}{2} V_{DS}^2 \right)$$


$$V_{DS} = 0.06V, \quad 0.39V$$

例題 5.2: NMOS 電晶體

- **Q:** 哪一個 V_{DS} 值是正確的？
 - **A:** 必定是 $0.06V$ 。因為 $0.39V$ 大於 V_{OV} 且表示操作在飽和區

$$I_D = (\mu_n C_{ox}) \frac{W}{L} \left(V_{OV} - \frac{1}{2} V_{DS} \right) V_{DS}$$
$$= 50 \mu A$$

action: solve for V_{DS} using quadratic formula

$$= 4.3 \times 10^3 \left(0.22 V_{DS} - \frac{1}{2} V_{DS}^2 \right)$$

$$V_{DS} = 0.06V, \quad 0.39V$$

例題 5.2: NMOS 電晶體

- **步驟 #10:** 用式 (5.17) 定義飽和區中 I_D 與 V_{OV} 之間的關係

- 為了與課本一致，用 $V_{OV} = 0.2V$

- **步驟 #11:** 計算 I_D

$$I_D = \frac{1}{2} k_n V_{OV}^2 = \frac{1}{2} \times 4300 \times 0.04 = 86 \mu A$$

例題 5.2: NMOS 電晶體

- **步驟#12:** 確認 V_{OV} 會如何隨 v_{GS} 改變 $\rightarrow v_{OV} = (v_{GS} + 0.01) - V_{tn} = 0.21V$
- **步驟#13:** 計算 i_D 在 $v_{GS} + 0.01V$ $\rightarrow i_D = \frac{1}{2} k_n v_{OV}^2 = \frac{1}{2} \times 4300 \times 0.21^2 = 94.8 \mu A$
- **步驟#14:** 計算 i_D 在 $v_{GS} - 0.01V$ $\rightarrow v_{OV} = (v_{GS} - 0.01) - V_{tn} = 0.19V$
 $i_D = \frac{1}{2} k_n v_{OV}^2 = \frac{1}{2} \times 4300 \times 0.19^2 = 77.6 \mu A$

5.2.4.飽和區的有限輸出電阻

- 在先前的章節中，我們假設(在飽和區內) i_D 與 v_{DS} 無關
- 因此， Δv_{DS} 不會使 i_D 改變
 - 這意味著遞增電阻 R_S 是無限的
 - 這是基於理想化，一旦 n -通道被夾止， v_{DS} 的變化就不會影響 i_D
 - 問題是，在實務上，這並非完全正確

5.2.4.飽和區的有限輸出電阻

- **Q:** 一旦發生夾止，再增加的 v_{DS} 會對 n -通道產生什麼影響？
 - **A:** 通道的夾止會稍微從汲極朝源極移動，並產生新的空乏區
 - **A:** 跨在通道上的電壓維持在 v_{OV}
 - **A:** 然而，額外的電壓 v_{DS} 將被視為跨在「新的」空乏區上

5.2.4.飽和區的有限輸出電阻

- **Q:** 一旦發生夾止，再增加的 v_{DS} 會對 n -通道產生什麼影響
 - **A:** 這個電壓使到達通道末端的電子加速，並將電子掃過「新的」空乏區使之進入汲極
 - **A:** 於此同時， n -通道的長度會縮短
 - 稱為**通道長度調變**

這是此處最重要的重點

5.2.4.飽和區的有限輸出電阻

- **Q:** 如何估算對 i_D 的影響？
 - **A:** 見式(5.23).

(eq5.17)
$$i_D = \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 \text{ in } A$$
 valid when $v_{DS} > v_{OV}$

(eq5.23)
$$i_D = \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 (1 + \lambda v_{DS}) \text{ in } A$$
 valid when $v_{DS} \gg v_{OV}$

- **A:** 額外的有限輸出電阻 (r_o)

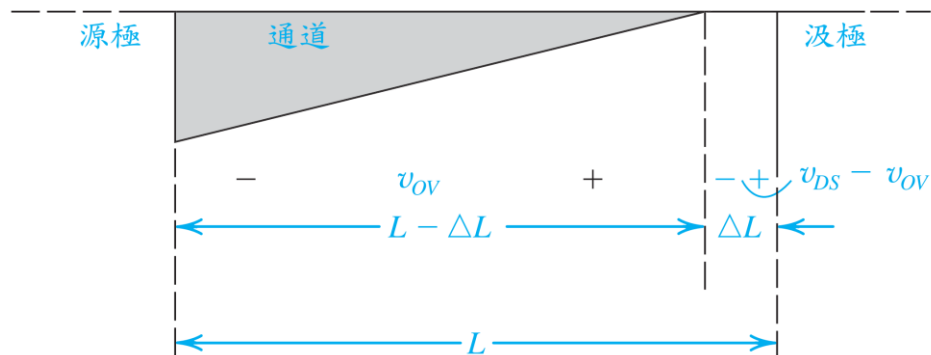


圖 5.16: 將 v_{DS} 增加到超過時會使通道夾止點稍微移開汲極，因此會縮短等效通道長度 (縮減值為 ΔL)。

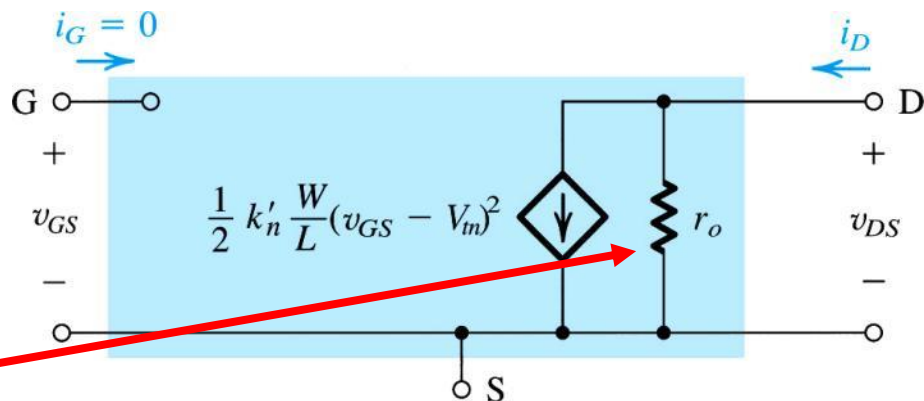


圖 5.18: n - 通道 MOSFET 在飽和區下包含輸出電阻 r_o 的大信號與等效電路模型。輸出電阻模擬 i_D 與 i_{DS} 的線性關係，即 (5.27) 式。

5.2.4.飽和區的有限輸出電阻

$$(eq5.24) \quad r_o \equiv \left[\frac{\partial i_D}{\partial v_{DS}} \right]_{v_{GS} \text{ constant}}^{-1}$$

■ **Q:** r_o 如何定義？

■ **步驟#1:** r_o 為 i_D - v_{DS} 的1/斜率

■ **步驟#2:** D用式(5.23)定義 i_D 與 v_{DS} 之間的關係

■ **步驟#3:** 用此函數的衍伸式

■ **步驟#4:** 用上式定義 r_o

■ 注意，當 i_D 不考慮通道長度調變時， r_o 可以用 i_D 來表示...

$$\begin{aligned} \frac{\partial i_D}{\partial v_{DS}} &= \frac{\partial}{\partial v_{DS}} \left(\frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 (1 + \lambda v_{DS}) \right) \\ &= \frac{\partial}{\partial v_{DS}} \left(\frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 \lambda \right) \\ &= \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 \lambda \end{aligned}$$

$$(eq5.25) \quad r_o = \left[\frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 \lambda \right]_{v_{GS} \text{ constant}}^{-1} = \frac{1}{\lambda i_D} = \frac{V_A}{i_D}$$

5.2.4.飽和區的有限輸出電阻

- **Q:** 什麼是 λ ?
 - **A:** λ 一具有 V^{-1} 單位的元件參數，其值視製造者的設計與製程而定
- 圖 5.17 展示通道長度調變對 v_{DS} - i_D 曲線的影響
 - 簡言之，我們可以在 V_A 與飽和之間畫一條直線

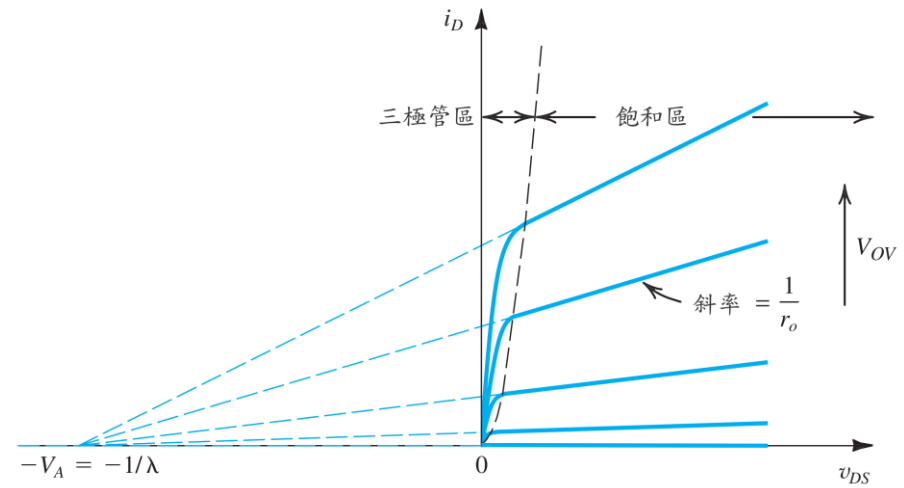
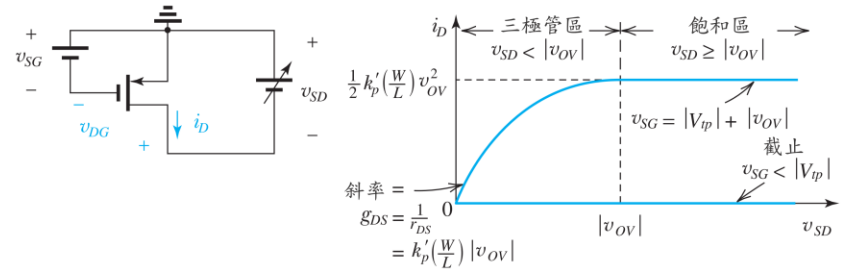


圖 5.17: 飽和區內 v_{DS} 對 i_D 的效應，MOSFET 參數 V_A 與製程技術有關，對一給定的製程， V_A 與通道長度 L 成正比

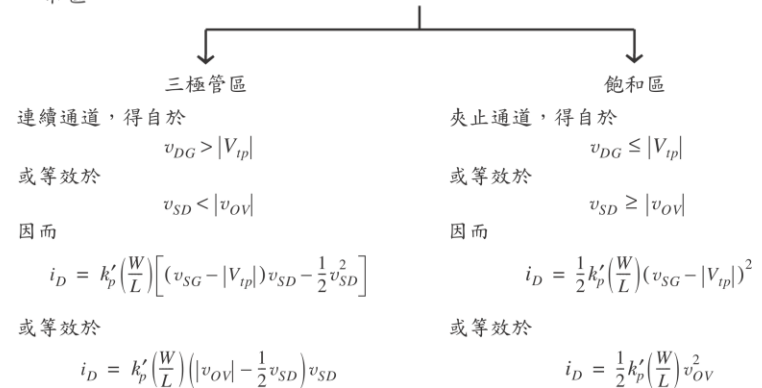
5.2.5. *p*-通道 MOSFET 的特性

- *p*-通道 MOSFET 的特性與 *n*-通道相似，但有許多符號相反
- 請參閱 5.2.5 節的課文，及表 5.2

表 5.2 增強型 PMOS 電晶體的操作區域

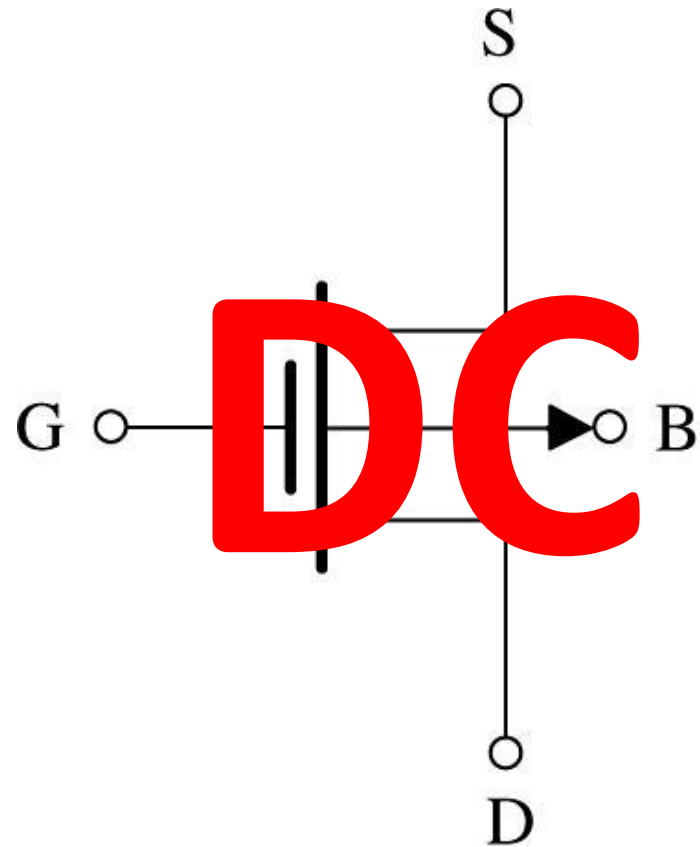


- $v_{SG} < |V_{tp}|$: 無通道；電晶體截止； $i_D = 0$
- $v_{SG} = |V_{tp}| + |v_{OV}|$: 引起一條通道，若通道連續，電晶體操作在三極管區，若通道在汲極端夾止，電晶體操作在飽和區。



5.3. MOSFET 電路的直流操作

- 繼續探討MOSFET在直流電路中如何運作
- 將忽略通道長度調變的影響 (假設 $\lambda = 0$).
- 以過驅電壓處理 (v_{OV})，需區別PMOS 及 NMOS



例題 5.3: NMOS 電 晶體

- 設計圖 5.21 中的電路：即決定 R_D 及 R_S 之值以使電晶體操作在 $I_D = 0.4\text{mA}$ 、 $V_D = +0.5\text{V}$ 。NMOS 電晶體之 $V_t = 0.7\text{V}$ 、 $\mu_n C_{ox} = 100\mu\text{A}/\text{V}^2$ 、 $L = 1\mu\text{m}$ ，且 $W = 32\mu\text{m}$ ，忽略通道長度調變效應 (即假設 $\lambda = 0$)。

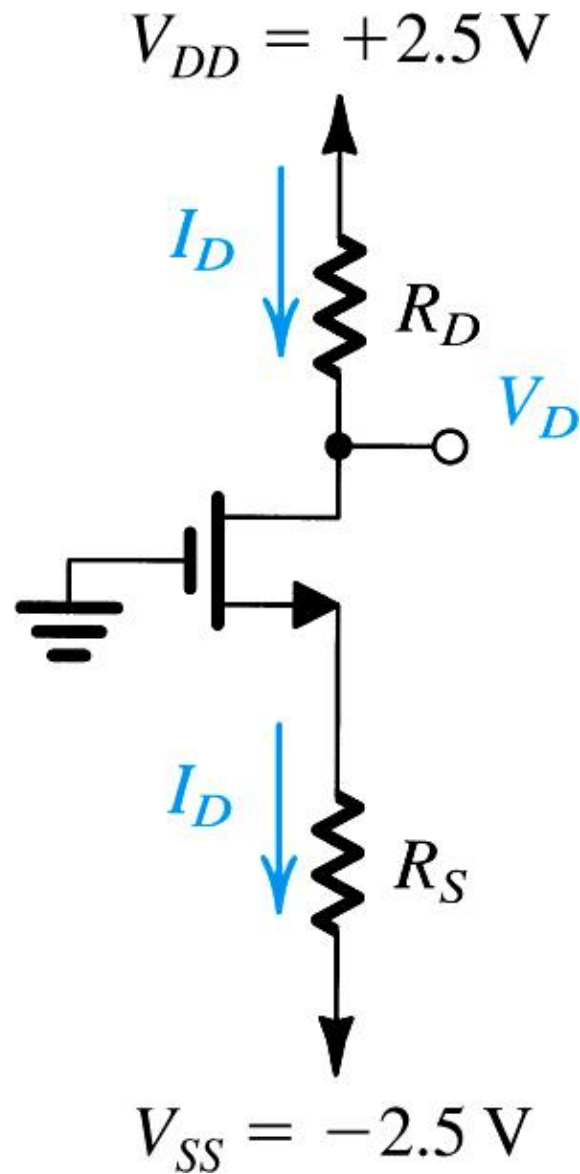


圖 5.21: 例題 5.3 之電路

例題 5.3: NMOS 電 晶體

■ **步驟#1:** 以 R_D 定義 I_D ，帶入 $I_D=0.4mA$ 求解

■ **步驟#2:** 以 R_S 定義 I_D ，帶入 $I_D=0.4mA$ ，注意，我們少了 V_S

■ **步驟#3:** 如何找到 V_S ？或許透過 v_{GS} ，因為我們已知 v_G

we know all
the values
required to
complete KVL

$$R_D = \frac{V_{DD} - V_D}{I_D} = 5k\Omega$$

we do not
know V_S

$$R_S = \frac{V_S - V_{SS}}{I_D} = ???$$


$$V_S = -v_{GS} + v_G = -v_{GS}$$


例題 5.3: NMOS 電 晶體

- **步驟#4:** 如何定義 v_{GS} ?
或許透過 v_{OV} ? 因為我
們可以連結 i_D

$$v_{OV} = v_S - V_t \text{ in } V$$

- **步驟#5:** 透過 v_{OV} 與 i_D
間的關係，解 v_{OV}


$$i_D = \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} v_{OV}^2 = 400 \mu A$$


$$= \frac{1}{2} \times 100 \times \frac{2}{1} v_{OV}^2$$

$$v_{OV} = 0.5V$$

例題 5.3: NMOS 電 晶體

- **步驟#6:** 將已知的值 $(v_{OV}、V_t)$ 帶入式(5.1).
$$\longrightarrow v_{GS} = v_{OV} + V_t = 0.5V + 0.7V = 1.2V$$
- **步驟#7:** 由步驟#3得知 $v_S = v_{GS}$
$$\longrightarrow v_S = -v_{GS} = -1.2V$$
- **步驟#8:** 再嘗試一次步驟#2 ... 以 R_S 定義 I_D ，帶入 $I_D = 0.4mA$ ，並求解
$$\longrightarrow R_S = \frac{V_S - V_{SS}}{I_D} = \frac{-1.2 - (-2.5)}{0.4} = 3.25\Omega$$

例題 5.4

- 圖 5.22 顯示一個 NMOS 電晶體，其汲極與閘極被接在一起。求這個被接成二端元件的 $i-v$ 特性，以 MOSFET 參數 $k_n = k'_n(W/L)$ 與 V_m 表出。忽略通道長度調變效應 (即 $\lambda = 0$)。注意這個二端元件被稱為二極體連接的電晶體

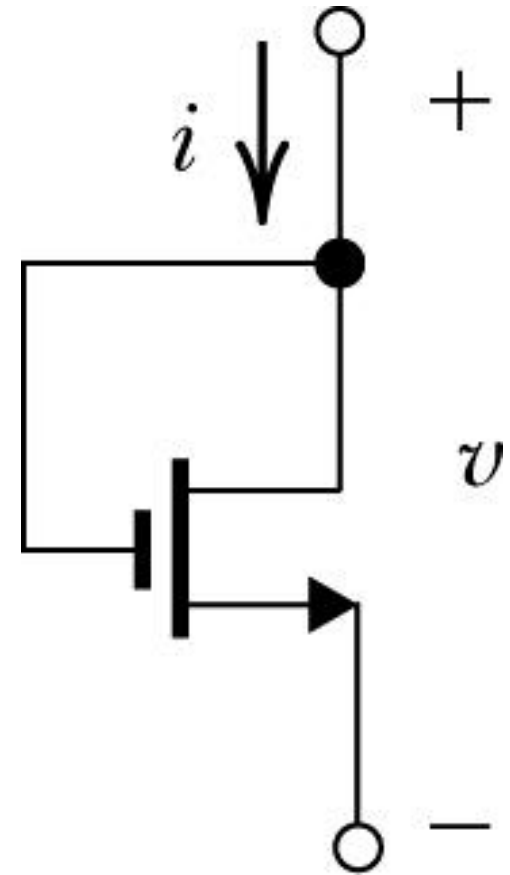


圖 5.22

例題 5.4

解

因為 $v_D = v_G$ 顯示操作是在飽和狀態，

$$i_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) (v_{GS} - V_{tn})^2$$

現在 $i = i_D$ 且 $v = v_{GS}$ ，因此

$$i = \frac{1}{2} k'_n \left(\frac{W}{L} \right) (v - V_{tn})^2$$

以 k_n 代換 $k'_n \left(\frac{W}{L} \right)$ 可得

$$i = \frac{1}{2} k_n (v - V_{tn})^2$$

例題 5.5: MOSFET

- 設計圖 5.23 之電路以產生 0.1V 的汲極電壓。在此操作點之下，汲極與源極間的等效電阻為多少？令 $V_{tn} = 1\text{V}$ 且 $k'_n(W/L) = 1\text{mA/V}^2$ 。

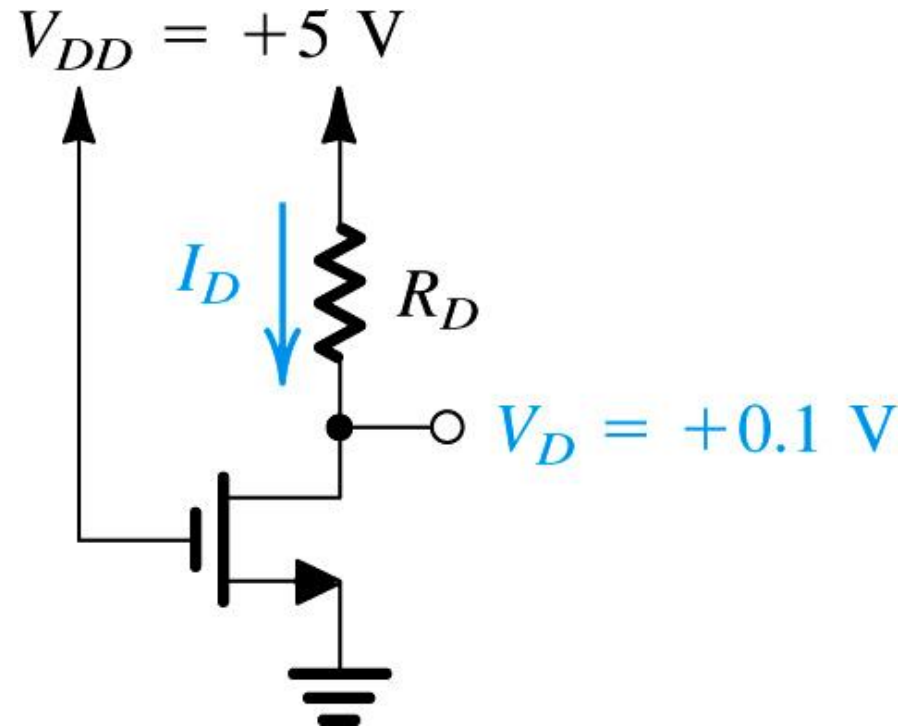


圖 5.23: 例題 5.5 之電路

例題 5.5: MOSFET

- **步驟 #1:** 用KVL定義汲極與源極間的有效電阻(r_{DS})

- 但 I_D 因仍未知，故尚無法解

$$\underbrace{r_D + (r_{DS})}_{\text{series connection}} = \frac{V_D - 0V}{I_D}$$

effect. resist.

- **步驟#2:** 注意，MOSFET 是在三極管區操作，因為 $v_{GD} > V_{tn}$

- $4.9V > 1V$

$$i_D = (\mu_n C_{ox}) \frac{W}{L} \left(v_{OV} - \frac{1}{2} v_{DS} \right) v_{DS}$$

action: plug in values

$1mA/V^2$ $v_{GS} - V_{tn} = 4V$ $0.1V$ $0.1V$

例題 5.5: MOSFET

- **步驟#3:** 以 v_{DS} (已知) 定義 i_D 的表現式，並計算 i_D

action: plug in values

$$i_D = (\underbrace{\mu_n C_{ox}}_{1\text{mA/V}^2}) \frac{W}{L} (v_{OV} - \frac{1}{2} v_{DS}) v_{DS}$$

$v_{GS} - V_m = 4\text{V}$ 0.1V 0.1V

$$= 1 \times \left[(5 - 1) \times 0.1 - \frac{1}{2} \times 0.01 \right]$$
$$= 0.395\text{mA}$$

- **步驟#4:** 採用 KVL 解 R_D

$$R_D = \frac{V_{DD} - V_D}{I_D}$$
$$= \frac{5 - 1}{0.395} = 12.4\text{k}\Omega$$

例題 5.5: MOSFET

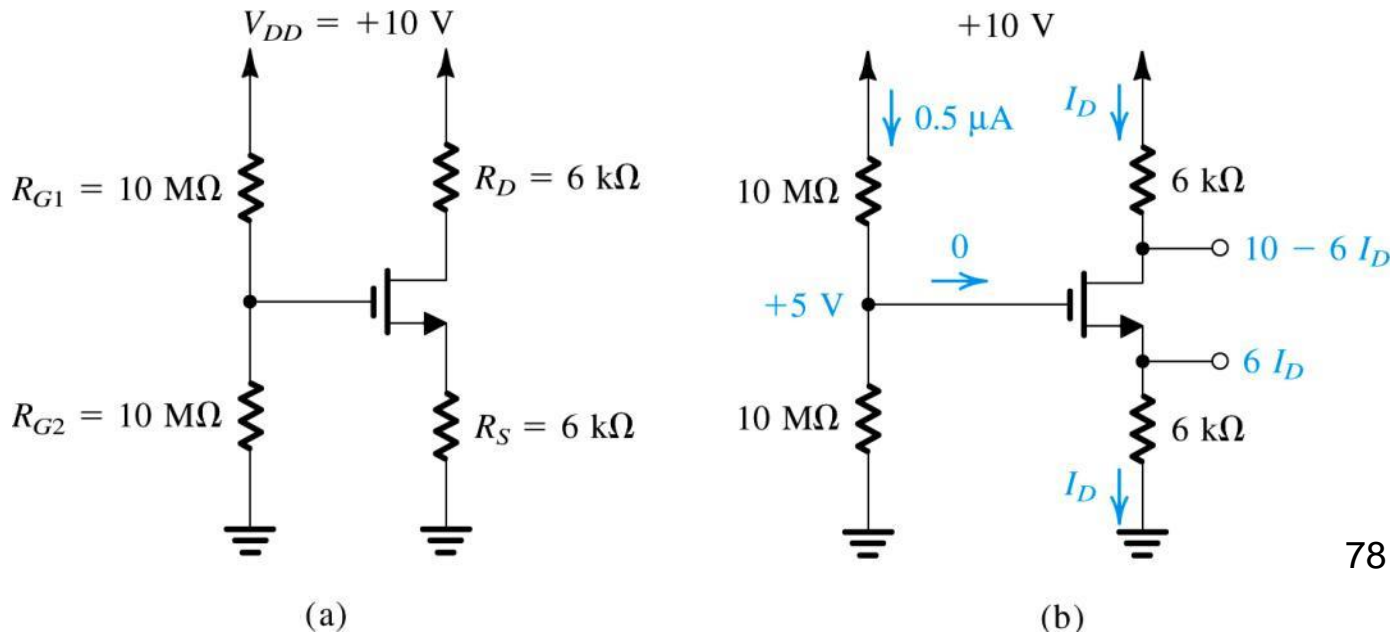
- **步驟#5:** 採用步驟#1的表現式解 r_{DS}

$$\begin{aligned}r_{DS} &= \frac{V_{DD} - 0V}{I_D} - R_D \\ &= \frac{5V}{0.395mA} - 12.4k\Omega = 0.25k\Omega = 250\Omega\end{aligned}$$

例題 5.6: MOSFET

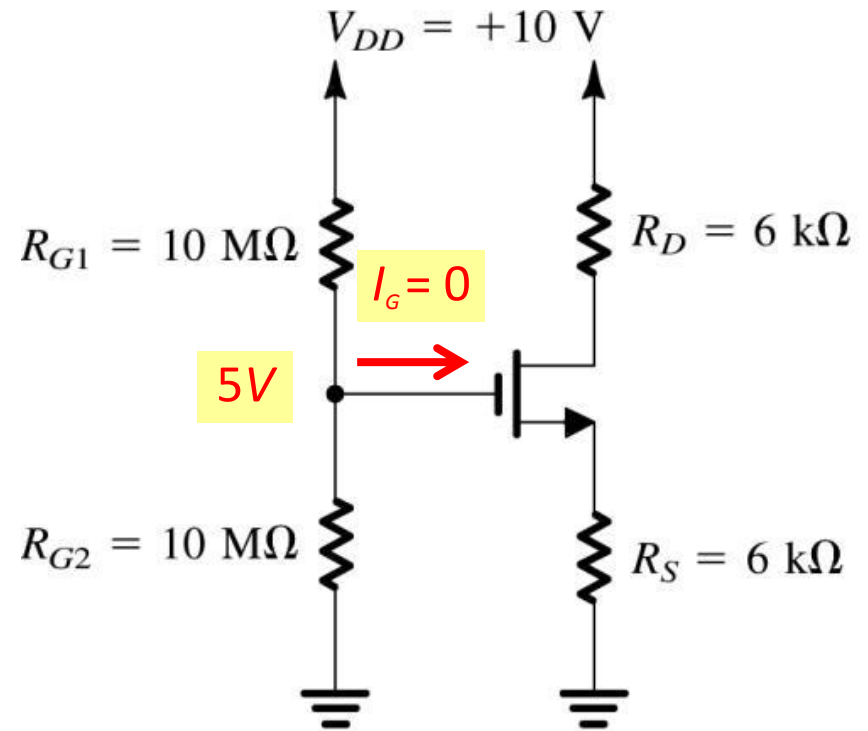
- 分析示於圖 5.24(a) 的電路，以決定各節點的電壓及流過各分支的電流。令 $V_{tn} = 1\text{V}$ 、 $k'_n(W/L) = 1\text{mA/V}^2$ 。忽略通道長度調變效應 (即假設 $\lambda = 0$)。

圖 5.24: (a) 例題 5.6 之電路；(b) 標上一些分析細節的電路



例題 5.6: MOSFET

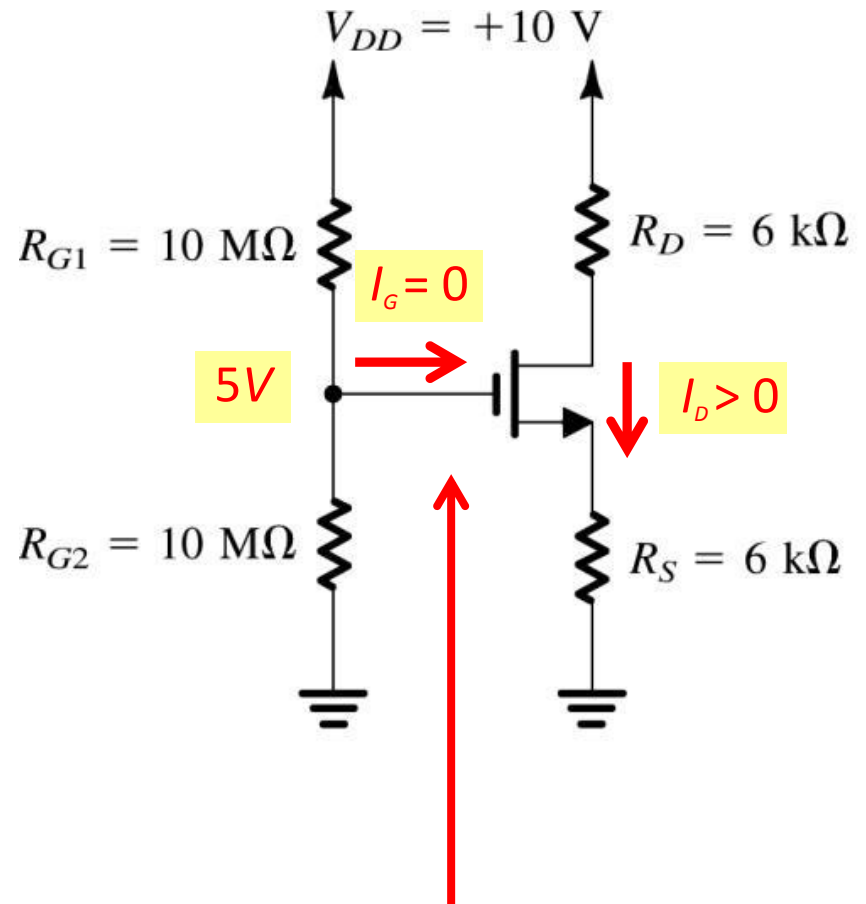
- **步驟 #1:** 注意，因為閘極與汲極間的關係為電容，不會有直流電流由電路左側流入閘極
- **步驟 #2:** 分析電路左側如同分壓器
 - 解 v_G



$$v_G = 10 \times \frac{10}{10 + 10} = +5\text{ V}$$

例題 5.6: MOSFET

- **步驟#3:** 注意，因為 v_{GS} 為正值，電晶體會被啟動(通導)
 - 三極管與飽和區未知



為了判定三極管與飽和區，我們需要有 V_t 或 V_{ov} 的資訊。但我們目前沒有。唯一的解法就是先假設其中一區、嘗試解答、確認答案是否一致。

例題 5.6: MOSFET

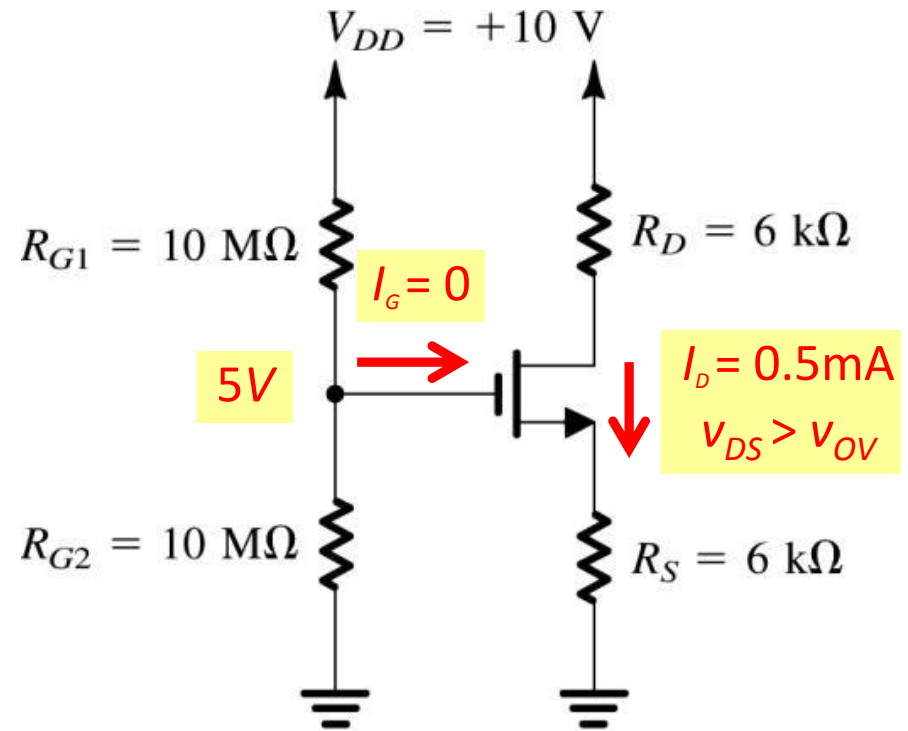
- **步驟#4:** 假設二極體在飽和區操作

- 採用式 (5.17)

- **步驟#5:** 定義 I_D 的表現式

- **步驟#6:** 因為 v_{GS} 未知，無法解 I_D

- **步驟#7:** 用右側的 KVL 去定義 I_D (另一個方式)



$$I_D = \frac{1}{2} (\mu_n C_{ox}) \frac{W}{L} \overbrace{(v_{GS} - V_t)^2}^{v_{ov}} \text{ in A}$$

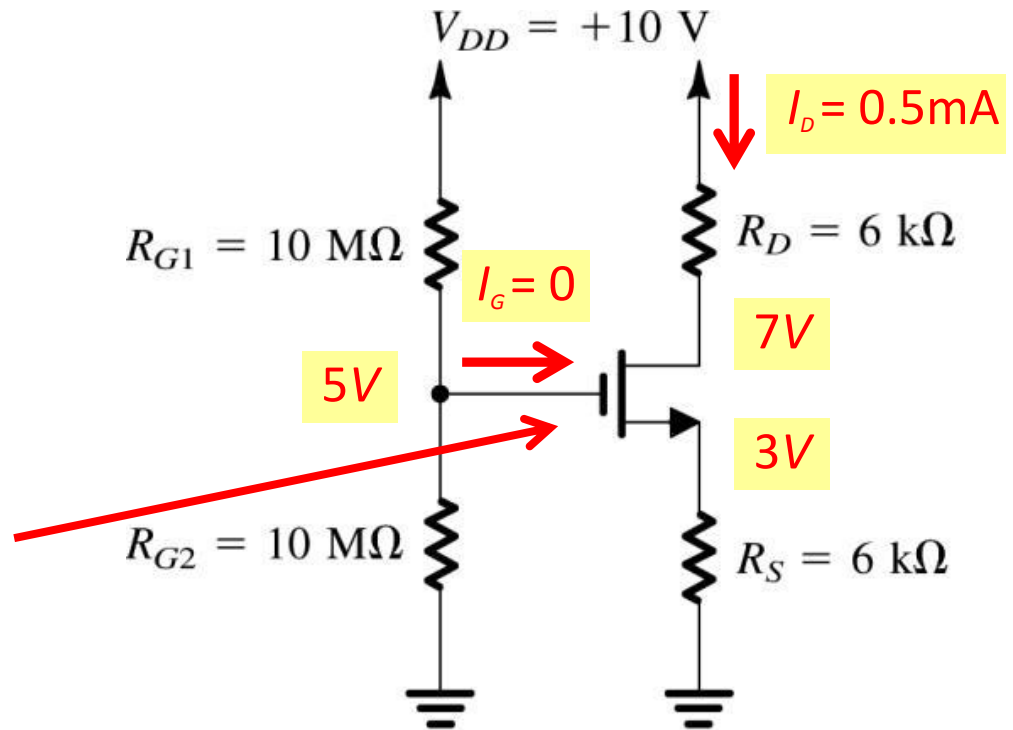
$$v_{GS} = 5\text{V} - 6I_D$$

action: plug in values and solve for I_D using the quadratic equation

$$I_D = \underbrace{\frac{(\mu_n C_{ox}) W}{2 L}}_{5 \times 10^4} \underbrace{(5\text{V} - 6I_D - V_t)}_{v_{GS}}^2 = 0.5 \text{ mA}$$

例題 5.6: MOSFET

- **步驟#8:** 透過 KVL 計算源極與汲極電壓 (v_S 、 v_D)
- **步驟#9:** 檢查- 電晶體在飽和區操作的假設正確嗎？
 - $v_G - v_D < V_t$? $5V - 7V < 1V$? 是的...



$$v_S = \overbrace{(0.5\text{ mA})}^{I_D} \overbrace{(6\text{ k}\Omega)}^{R_S} = +3\text{ V}$$

$$v_{GS} = 5 - 3 = 2\text{ V}$$

$$v_D = 10\text{ V} - 6 \overbrace{(0.5\text{ mA})}^{I_D} = +7\text{ V}$$

例題 5.7: PMOS 電 晶體

- 設計圖 5.25 之電路使電晶體操作在飽和區， $I_D = 0.5\text{mA}$ 、 $V_D = +3\text{V}$ 。令此增強型 PMOS 電晶體之 $V_{tp} = -1\text{V}$ 、 $k'_p(W/L) = 1\text{mA/V}^2$ 。假設 $\lambda = 0$ 。
- **Q:** 求維持飽和區操作的最大 R_D 值

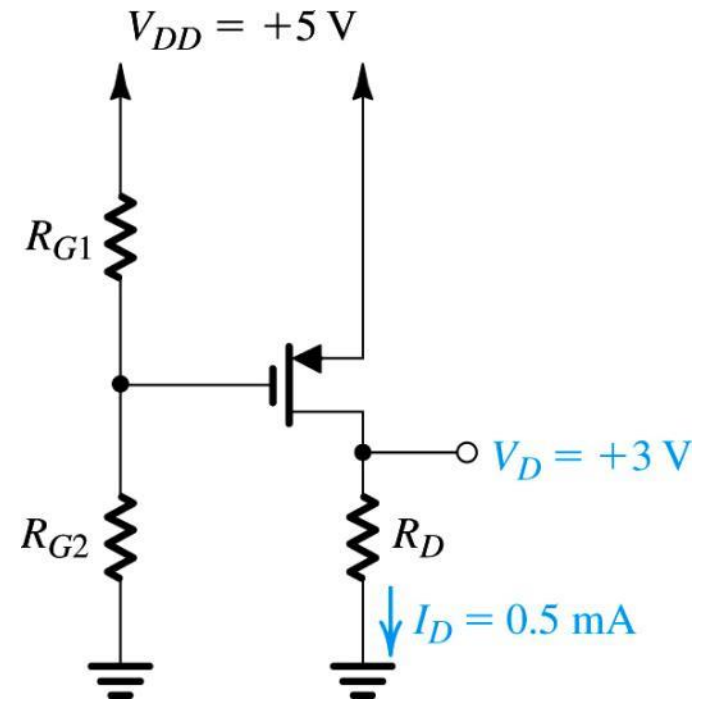


圖 5.25: 例題 5.7 之電路

例題 5.7: PMOS 電 晶體

- **步驟#1:** 明確標示出三極管區與飽和區邊緣的限制為何？

action: solve for v_{OV}

$$i_D = \frac{1}{2} k'_p \frac{W}{L} v_{OV}^2 \quad \text{in A}$$

- **步驟#2:** 求符合此限制的 v_{OV}

action: plug in values

$$v_{OV} = \sqrt{\frac{2L}{k'_p W} i_D} = \sqrt{\frac{2}{1} \times 0.5} = 1V$$

- **步驟#3:** 定義 v_{SG} 與 v_{OV} 之間的關係

$$v_{SG} = |v_{tp}| + |v_{OV}|$$

- **步驟#4:** 解 v_{SG}

$$v_{SG} = 1 + 1 = 2V$$

例題 5.7: PMOS 電 晶體

- **步驟#5:** 何種 v_G 的值符合題目描述的限制? $\longrightarrow v_G = v_S + v_{GS} = 5 + (-2) = 3V$
- **步驟#6:** 以 R_{G1} 與 R_{G2} 定義 v_G $\longrightarrow v_G = \frac{R_{G2}}{R_{G1} + R_{G2}} v_{DD}$
- **步驟#7:** 解 R_{G1} 與 R_{G2}
 - 必需假設 $R_{G2} = 3M\Omega$ $\longrightarrow \frac{R_{G1} + R_{G2}}{R_{G2}} = \frac{v_{DD}}{v_G}$
$$R_{G1} = R_{G2} \left(\frac{v_{DD}}{v_G} \right) - 1$$
$$= 3 \left(\frac{5}{3} - 1 \right) = 2M\Omega$$

例題 5.7: PMOS 電 晶體

- **步驟#8:** 用已知的各項數據來解符合限制的最大 R_D 值

$$v_{D_{\max}} = v_G + V_{tp} = 3 + 1 = 4V$$

$$R_D = \frac{v_{D_{\max}}}{I_D} = \frac{4}{0.5} = 8k\Omega$$

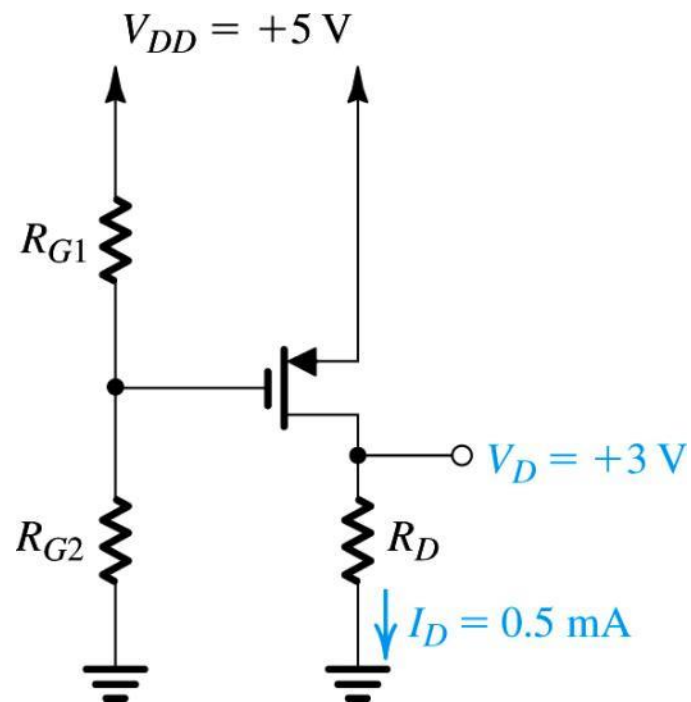


圖 5.25: 例題 5.7 之電路

例題 5.8: CMOS 電 晶體

- 圖 5.26(a) 電路中的 NMOS 與 PMOS 電晶體特性相互匹配， $k'_n(W_n/L_n) = k'_p(W_p/L_p) = 1\text{mA/V}^2$ ，且 $V_{tn} = -V_{tp} = 1\text{V}$ 。假設兩個元件的 $\lambda = 0$
- **Q:** 就 $v_I = 0\text{V}$ 、 $+2.5\text{V}$ 及 -2.5V 三種狀況分別求汲極電流 i_{DN} 、 i_{DP} 及 v_O

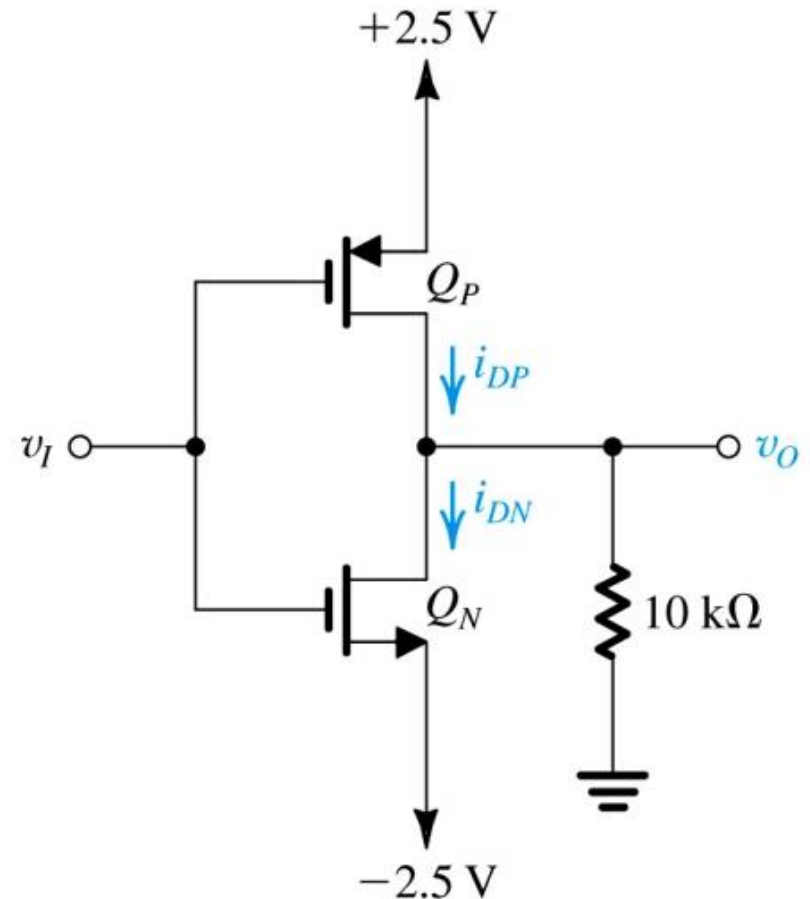


圖 5.26: 例題 5.8 之電路

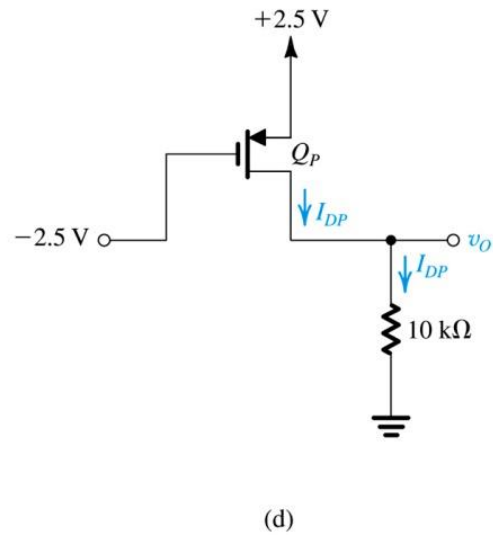
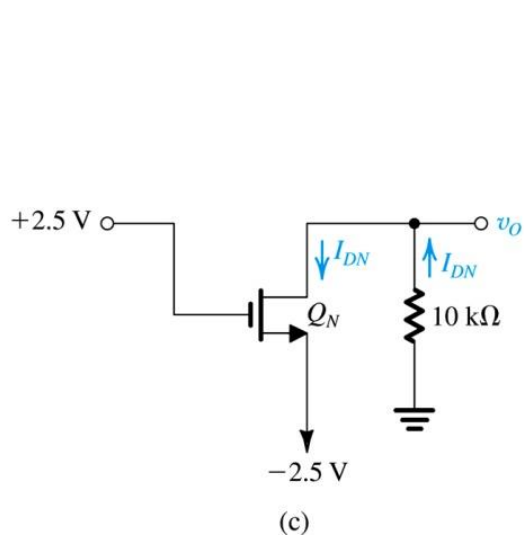
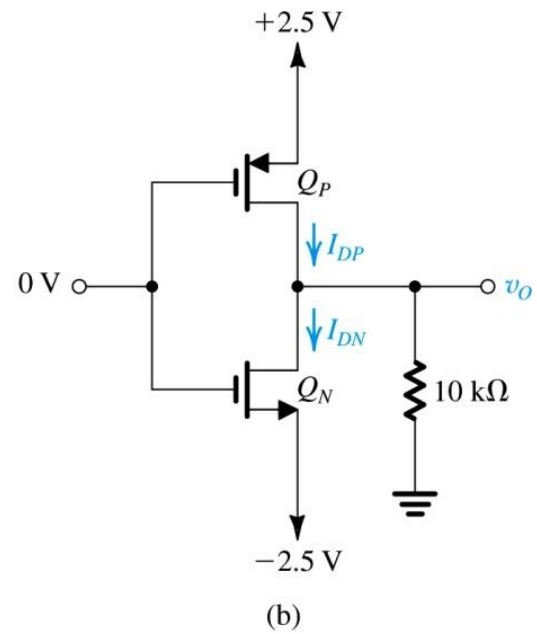
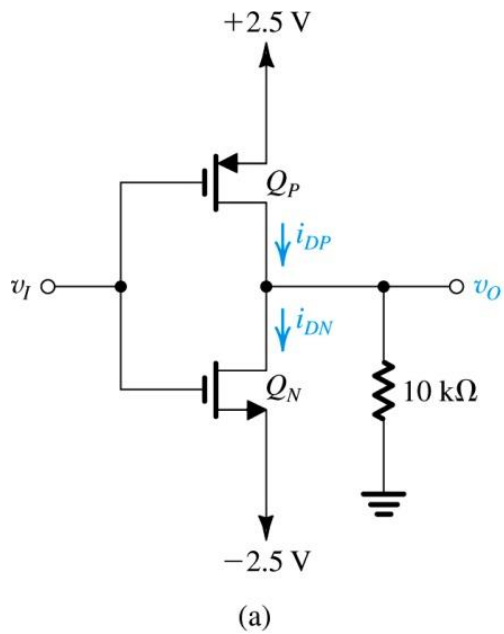
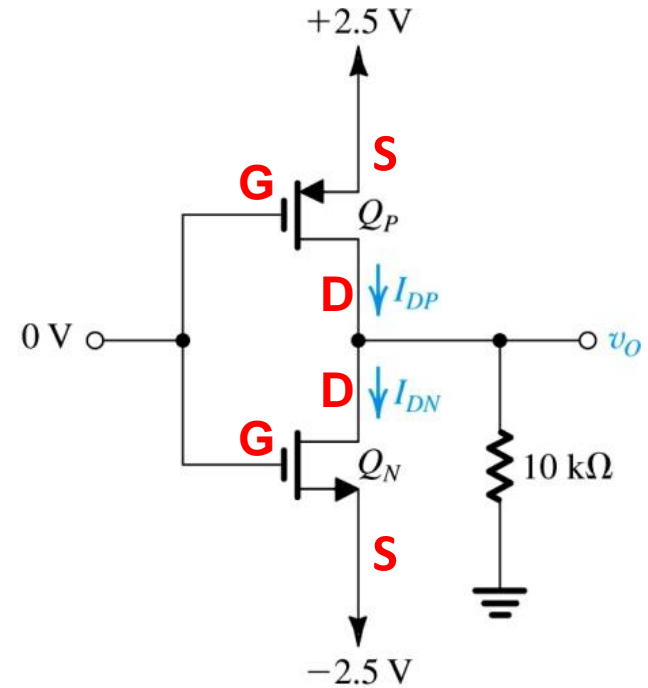


圖 5.26: 例題 5.8 之電路

例題 5.8: CMOS 電 晶體

- **步驟 #1:** 計算兩個電晶體的 v_{GS}
 - $v_{GSp} = -2.5V$
 - $v_{GSn} = +2.5V$
- **步驟#2:** 判別兩個電晶體的狀態 (阻斷vs.未阻斷)
 - 兩者均未阻斷



若 $(v_{SG} < |V_{tp}|)$, 即為 "阻斷".

若 $(v_{SG} < |V_{tp}|$ 且 $v_{DG} > |V_{tp}|)$, 即為 "三極管".

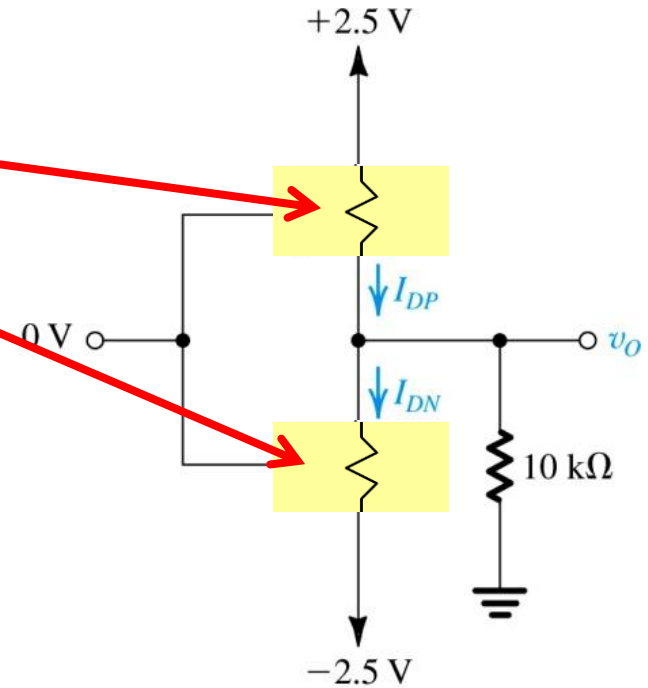
若 $(v_{SG} > |V_{tp}|$ 且 $v_{DG} < |V_{tp}|)$, 即為 "飽和".

若 $(v_{GS} < V_{tn})$, 即為 "阻斷".

若 $(v_{GS} < V_{tn}$ 且 $v_{GD} > V_{tn})$, 即為 "三極管".

若 $(v_{GS} > V_{tn}$ 且 $v_{GD} < V_{tn})$, 即為 "飽和"⁸⁹.

因為電晶體相合，它們具相同偏壓的電阻也會相合



- **步驟 #3:** 代表電路如右圖所示，相合的電晶體被具同值的電阻取代，
- **步驟#4:** 用KVL定義此電路的輸出電壓 (v_O)

$$i_{DP} = i_{DN} + i_O$$

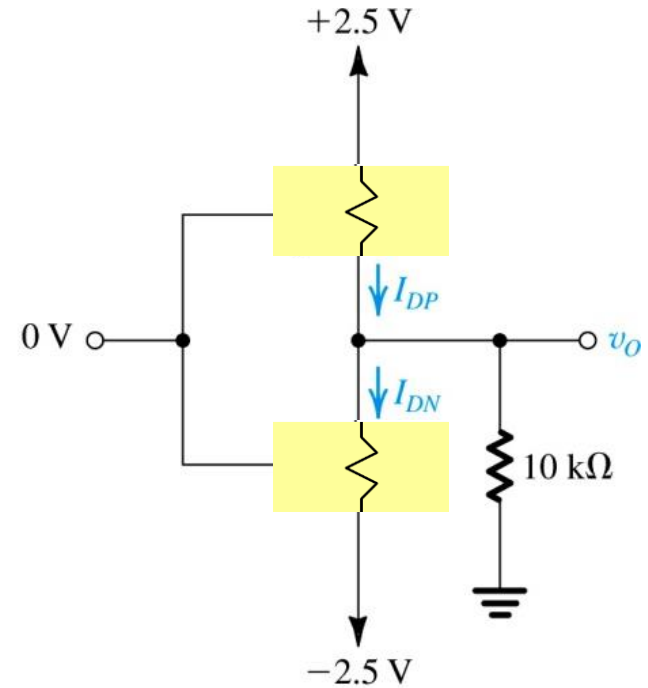
$$\frac{2.5V - v_O}{R_{FET}} = \frac{v_O - (-2.5V)}{R_{FET}} + \frac{v_O}{10k\Omega}$$

$$\frac{2.5V}{R_{FET}} - \frac{v_O}{R_{FET}} = \frac{v_O}{R_{FET}} + \frac{2.5V}{R_{FET}} + \frac{v_O}{10k\Omega}$$

$$v_O = 0$$

例題 5.8: CMOS 電 晶體

- 步驟#5: 用KVL定義此
電路的 i_{DP}



$$i_{DP} = \frac{1}{2} \underbrace{(\mu_n C_{ox}) \frac{W}{L}}_{1\text{mA/V}^2} \underbrace{(v_{GS} - V_t)}_{2.5\text{V} - 1\text{V}}^2$$
$$= 1.125\text{mA}$$

5.4. 本體效應及其他問題

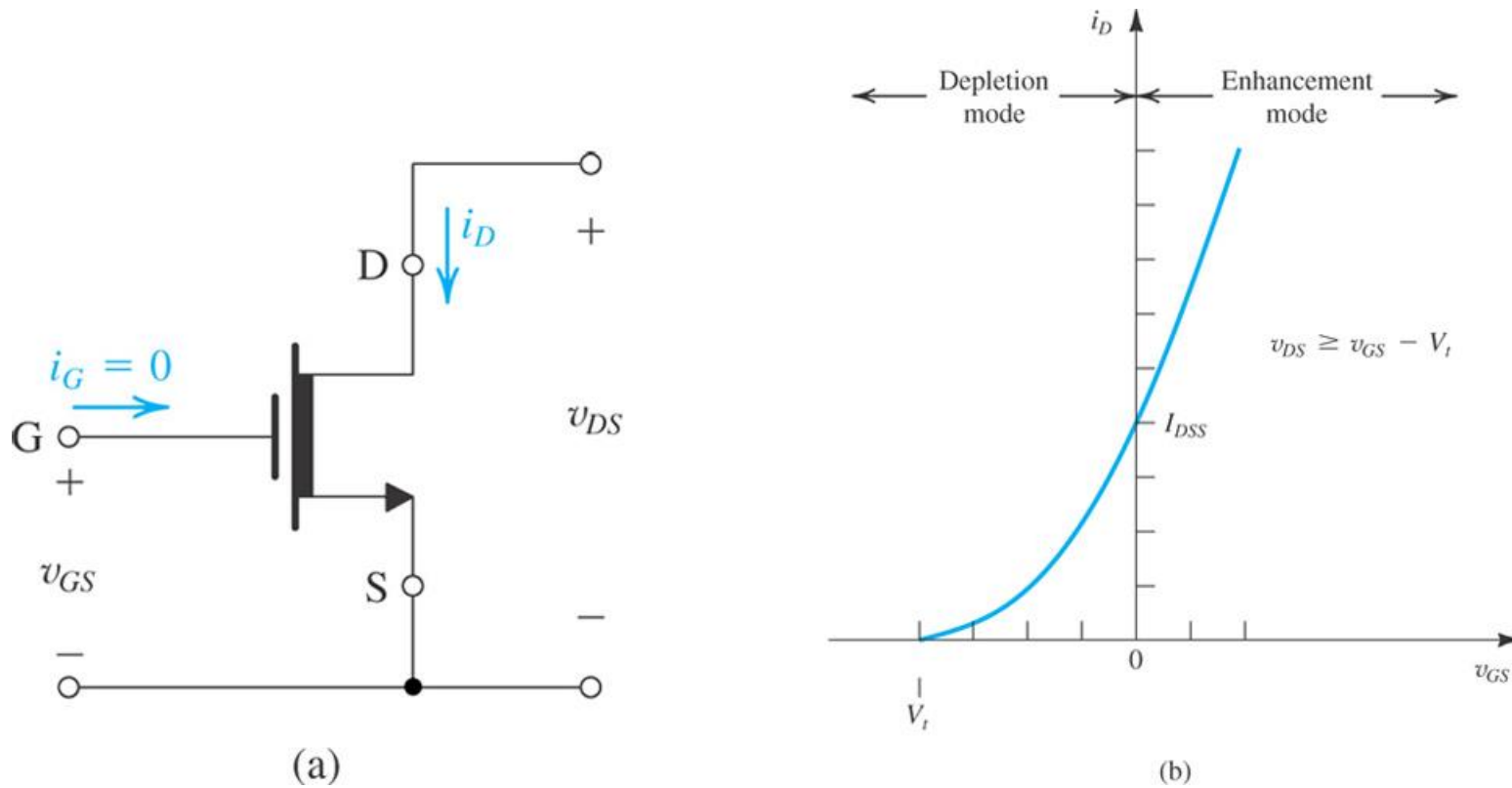


圖 5.27：n-通道空乏型 MOSFET 的 (a) 電路符號以及 (b) $i_D - v_{GS}$ 特性。

總結

- 增強型 MOSFET 是目前使用最廣的半導體元件。它是 CMOS 技術的基礎，CMOS 也是目前最常用的 IC 製造技術。CMOS 同時提供 n-通道 (NMOS) 與 p-通道 (PMOS) 電晶體，因此可以提高設計的彈性。對一個給定的 CMOS 製程，其最短可得的通道長度被用來當作製程指標。
- 過驅電壓 $|V_{ov}| = |V_{GS}| - |V_t|$ 為控制 MOSFET 操作的關鍵量。針對放大器的應用，MOSFET 必須在飽和區操作

總結

- 在飽和區，因為通道長度的變化造成 i_D 與 v_{DS} 的線性相依關係。當 L 減少時，這個通道長度調變現象更為顯著。可以用一個輸出電阻 $r_o = |V_A| / I_D$ 加到 MOSFET 模型中來模擬這個現象。
- 空乏型 MOSFET 具有一個以離子佈植法所形成的通道，因此可在空乏模態或增強模態之下操作。除了 V_{tn} 只為負值之外，它的特性公式與增強型元件相同 (空乏型 PMOS 電晶體的 V_{tp} 為正值)。